

**PC-Modul  
CPU-X168 (Aspen)  
Handbuch**

**Mikrap AG**

## Änderungsnachweis

**Änderungen:**

Erstausgabe

**Datei:**

901400A.MAN01

**Erstellt:**

05.02.2009 / WS

CoDeSys ist Warenzeichen von 3S Smart Software Solutions GmbH  
Windows® CE ist Warenzeichen von Microsoft Corp.

© **Copyright:**

Mikrap AG für Mikroelektronik-Applikation  
CH-8840 Einsiedeln  
Switzerland

Geprüft:

Freigabe Abt. E: 10.02.09/PZ  
Freigabe Abt. M: 10.02.09/BT  
Freigabe Abt. P: 10.02.09/MD

## Inhaltsverzeichnis

<b>1.</b>	<b>Einleitung</b> .....	<b>4</b>
1.1	Abmessungen .....	5
1.2	Umgebung.....	6
1.3	Zubehör.....	6
<b>2.</b>	<b>Eigenschaften</b> .....	<b>7</b>
<b>3.</b>	<b>Inbetriebnahme</b> .....	<b>9</b>
3.1	Speisung .....	9
3.2	LCD-Anzeige .....	9
3.3	Betriebssystem WindowsCE .....	9
3.4	Soft-SPS CoDeSys.....	10
3.5	Visualisierung CoDeSys .....	10
<b>4.</b>	<b>Funktionsbeschreibung</b> .....	<b>11</b>
4.1	Prozessor.....	11
4.2	Power-on Reset & Batterie-Backup.....	11
4.3	Watch-dog.....	12
4.4	Betriebsanzeige.....	12
4.5	Flash-EPROM .....	12
4.6	Dynamisches RAM .....	12
4.7	Statisches RAM.....	13
4.8	EEPROM.....	13
4.9	Real Time Clock (RTC).....	13
4.10	Anzeigentreiber & Video-RAM .....	13
4.11	Touchscreen .....	13
4.12	Lautsprecher .....	13
4.13	Mikrofon .....	13
4.14	Asynchrone Serielle Schnittstellen.....	14
4.15	Universal Serial Bus .....	14
4.16	SD-Card Slot.....	14
4.17	SSP-Schnittstelle.....	14
4.18	Ethernet-Controller .....	14
4.19	Digitale I/O's.....	15
4.20	Analoge Eingänge .....	15
4.21	Bus-Interface.....	15
4.22	JTAG Schnittstelle.....	17
<b>5.</b>	<b>Schnittstellenbeschreibung</b> .....	<b>18</b>
5.1	Streckerbelegung .....	18
<b>6.</b>	<b>Anhang</b> .....	<b>23</b>
6.1	Display Interface Tabellen .....	23
6.2	Literaturverzeichnis .....	24

## 1. **Einleitung**

Das Mikrap PC-Modul CPU-X168LCD/NET enthält alle Funktionen eines WindowsCE Rechners mit Netzwerkanschluss auf einer steckbaren SMD-Baugruppe im Checkkartenformat.

Der XScale kompatible low-power embedded RISC-Controller Marvell 88AP168 (Aspen) verfügt mit 1 GHz über genügend Rechnerleistung, um Anwendungen mit Farb-LCD Anzeige inkl. Touch-screen, COM- und Ethernet-Schnittstellen komplett mit Visualisierung und Soft-SPS auf dem selben Rechnerkern zu implementieren.

Auf der kompakten Fläche von 53 x 81 mm<sup>2</sup> enthält das über zwei 64-polige Stiftleisten im 2,54 mm Raster steckbare SMD-Modul neben der Marvell MCU 88AP168 mit Watch-dog, Spannungsüberwachungs- und Reset-Logik, eine Echtzeituhr sowie eine Batterie-Backup Steuerung für die Echtzeituhr und das SRAM.

Bis zu 512 MByte Flash-EEPROM, 256 MByte DRAM, 8 MByte SRAM, sowie bis zu 128 kByte EEPROM können bestückt werden. Der integrierte MMC/SD-Card Controller unterstützt einen externen Einschub für wechselbare SanDisk FlashCards bis 2 GByte. Optional kann ein on-board Mini-SD Card Einschub bestückt werden.

Der integrierte LCD-Controller ermöglicht den direkten Anschluss einer Farb-TFT LCD-Anzeige mit bis zu 1'024 x 768 Pixel. Der zusätzlich integrierte CODEC-Baustein UCB1400 von Philips erlaubt den direkten Anschluss eines resistiven 4-Draht Touch-screens, eines Lautsprechers sowie eines Mikrofons.

Die seriellen Schnittstellen COM1 und COM3 sind in Logikpegel, die Schnittstelle COM2 in RS232 Norm auf den Stiftleisten verfügbar. Der 88AP168 verfügt über einen integrierten 10/100 MBit Ethernet-Controller. Dank dem auf dem Modul integrierten Ethernet PHY kann das Modul direkt mit einem gefilterten RJ-45 Netzwerkstecker verbunden werden.

Der 88AP168 enthält einen integrierten USB Controller. Dadurch stehen entweder zwei USB-Host Schnittstellen oder eine USB-Host und eine USB-Device Schnittstelle auf den Stiftleisten zur Verfügung. Optional steht durch einen auf dem Modul integrierten Hub eine weitere USB-Host Schnittstelle zur Verfügung.

Zur anwendungsspezifischen Erweiterung stehen 3 analoge Eingänge und maximal 32 frei konfigurierbare digitale Ein-/Ausgänge, maximal 16 digitale Ausgänge sowie ein 16-Bit Datenbus mit 26-Bit Adressbus zur Verfügung.

Das Mikrap PC-Modul CPU-X168LCD/NET enthält ein Bootsystem, welches das Betriebssystem lädt und startet. Dieses Bootsystem dient auch zur Wartung des Betriebssystems und der Anwendungssoftware.

### **Achtung:**

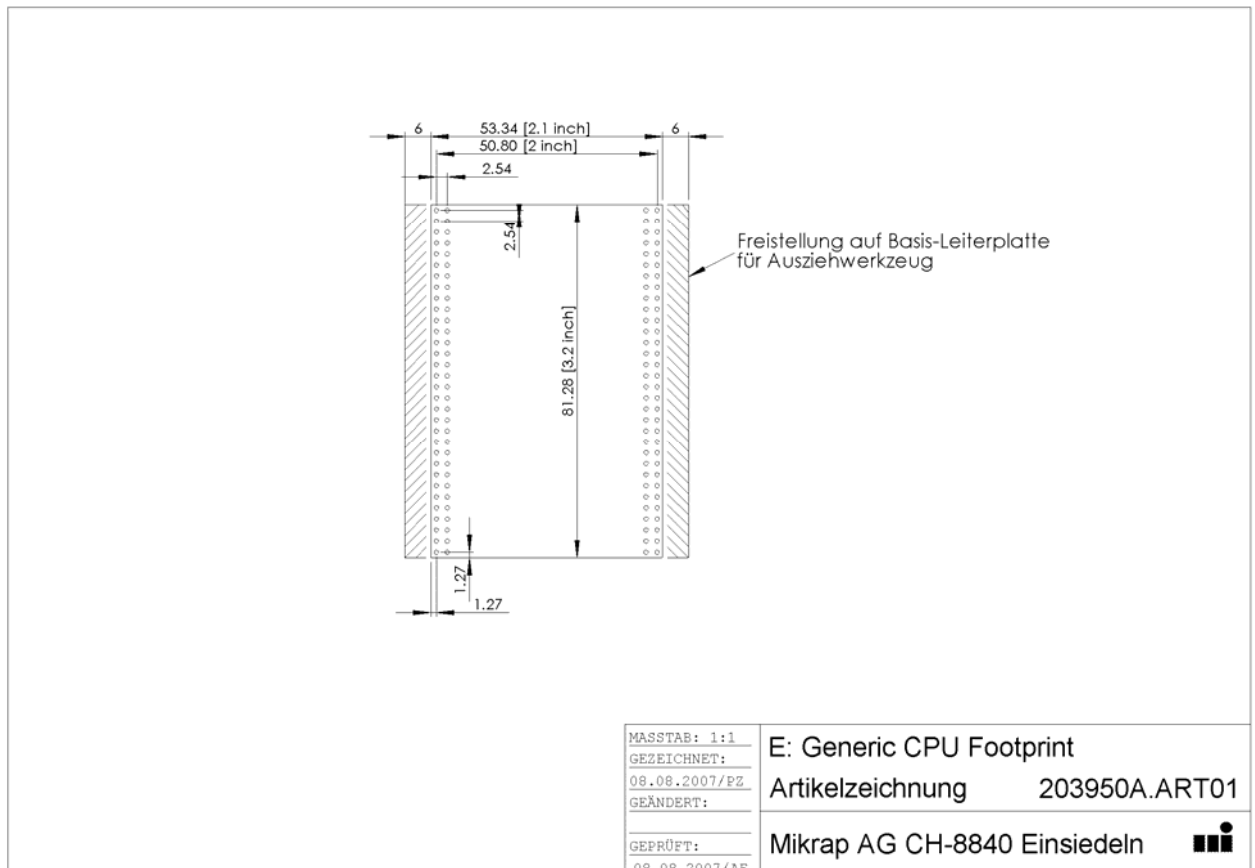
Die Informationen in diesem Handbuch wurden sorgfältig überprüft und als fehlerfrei befunden. Für Ungenauigkeiten wird jedoch keine Haftung übernommen. Alle Daten dienen ausschliesslich zu Informationszwecken. Sie sind Änderungen unterworfen und nicht im rechtlichen Sinne garantiert.

Dieses Handbuch gilt für folgende Mikrap Baugruppen:

Mikrap Checkkartenmodul CPU-X168LCD/NET	Artikel-Nr.:														
<b>Ausführung:</b>	MN-11043														
1 GHz 88AP168	X														
512 MByte FlashROM															
256 MByte FlashROM															
128 MByte FlashROM	X														
256 MByte DRAM															
128 MByte DRAM	X														
8 MByte SRAM gepuffert															
4 MByte SRAM gepuffert															
2 MByte SRAM gepuffert															
512 kByte SRAM gepuffert	X														
4 kByte EEPROM															
RTC gepuffert	X														
COM1 Logikpegel	X														
COM2 RS232	X														
COM3 Logikpegel	X														
USB Host1 & 2	X														
USB Device	X														
NET1 10/100 MBit Ethernet	X														
CODEC	X														
WindowsCE Lizenz	X														

## 1.1

### Abmessungen



## 1.2 Umgebung

Speisespannung:	5 Volt DC $\pm 5$ %
Stromaufnahme:	tbd
Leistungsaufnahme:	tbd
Backup-Batterie:	3 Volt Lithium
Betriebstemperatur:	0 ... +70 °C ambient
EMV:	Bei korrekter Verdrahtung und Abschirmung der Schnittstellen: gemäss EN 50081-2 Emission gemäss EN 50082-2 Immunität

## 1.3 Zubehör

Folgendes Zubehör zur Mikrap CPU-X168LCD/NET ist erhältlich:

<b>Artikel-Nr:</b>	<b>Benennung:</b>	<b>Bemerkung:</b>
MN-90140	Manual CPU-X168LCD/NET	Deutsches Handbuch
MN-90103	Systemhandbuch XScale	Deutsches Handbuch
MN-90105	Treiberhandbuch XScale	Deutsches Handbuch
MN-00531	System Maintenance Tool	SMT II
MN-10973	CPU-Ausziehwerkzeug	Freistellung beachten!

## 2. Eigenschaften

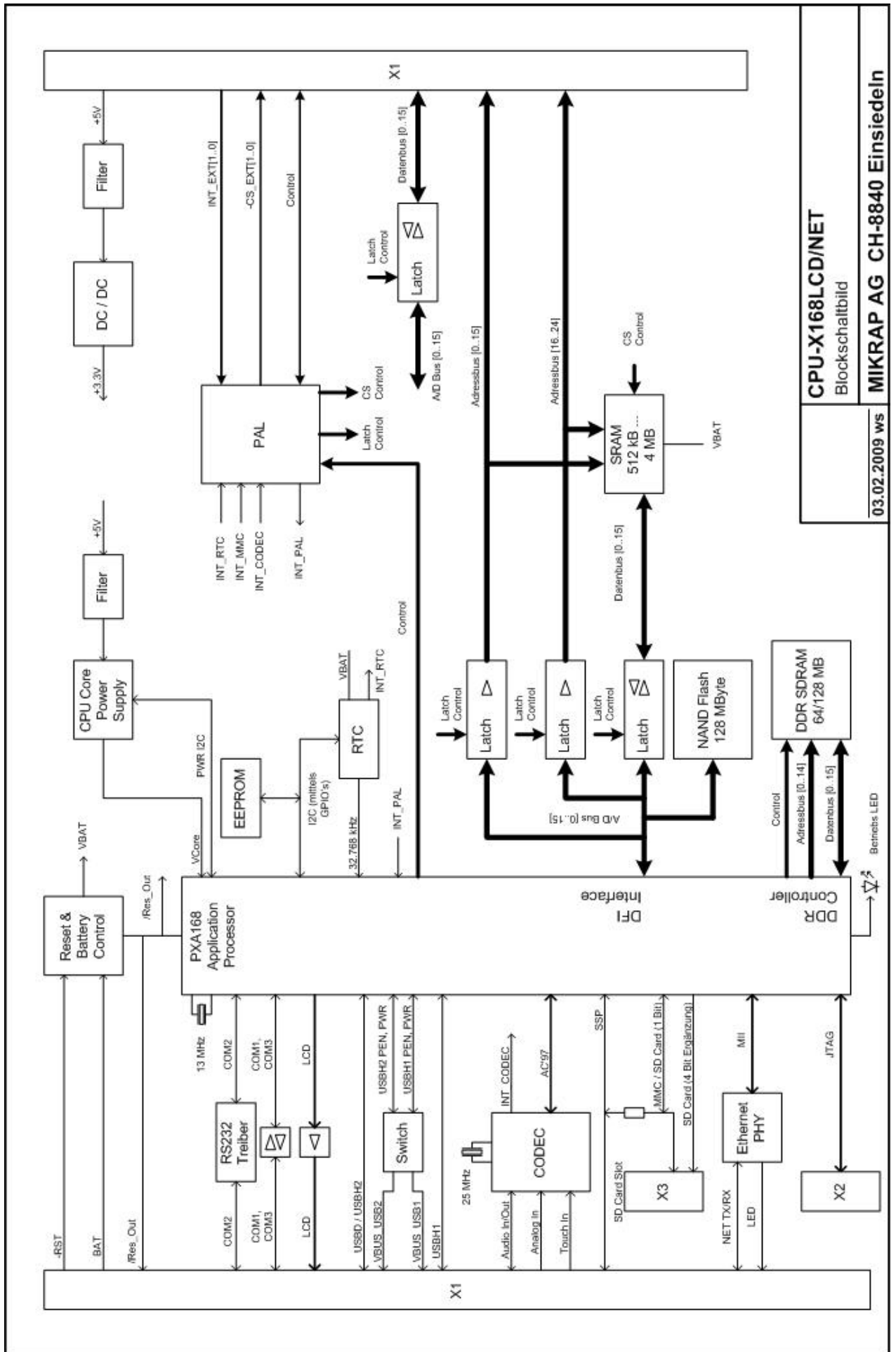
Das Mikrap PC-Modul CPU-X168LCD/NET weist folgende Eigenschaften auf:

- 1 GHz low-power embedded RISC Microcontroller 88AP168
- Spannungserzeugung ab +5 Volt mit Resetlogik
- programmierbarer integrierter Watchdog
- LED Betriebsanzeige
- bis zu 512 MByte Flash-EEPROM
- bis zu 256 MByte dynamisches RAM
- bis zu 8 MByte statisches RAM
- bis zu 128 kByte serielles EEPROM
- Einschub für Mini-SD-Cards und/oder Anschluss von externem SD-Card / MMC  
Einschub für FlashCards bis 2 GByte
- serielle Echtzeituhr
- Batterie-Backup Steuerung für Echtzeituhr und SRAM
- direkter Anschluss von Farb-TFT LCD-Anzeigen  
passive Farb-STN sowie Graustufen-LCD werden ebenfalls unterstützt
- direkter Anschluss von resistivem 4-Draht Touch-screen
- direkter Anschluss von Lautsprecher
- direkter Anschluss von Mikrofon
- serielle Schnittstelle COM1 in Logikpegel
- serielle Schnittstelle COM2 in RS232 Pegel
- serielle Schnittstelle COM3 in Logikpegel
- zwei USB Host Schnittstelle
- USB Device Schnittstelle
- 10/100 MBit Ethernet Schnittstelle
- 3 analoge Eingänge
- 26-Bit Adressbus
- 16-Bit Datenbus
- bis zu 32 frei konfigurierbare digitale Ein-/Ausgänge z.B. für  
extended LCD Signale, MMC Interface, extended COM Signale,  
PWM Signale zur Programmierung von Helligkeit und Kontrast der LCD, etc.
- max. 13 digitale Ausgänge anstelle des LC-Displays
- JTAG Schnittstelle für Microcontroller

### **Achtung:**

Wir behalten uns Änderungen zur Verbesserung unserer Produkte ausdrücklich vor. Dies trifft vor allem auf Maskenänderungen der verwendeten Controller zu, welche ohne Vorankündigung in die Serienprodukte einfließen können.

Blockschaltbild:



**CPU-X168LCD/NET**  
 Blockschaltbild  
**MIKRAP AG CH-8840 Einsiedeln**

03.02.2009 ws

### 3. Inbetriebnahme

#### **Vorsicht:**

Diese Baugruppe enthält Bauelemente, welche auf statische Entladungen empfindlich sind. Um eine Beschädigung der Baugruppe zu vermeiden, sind die entsprechenden Vorschriften zur Verpackung und Handhabung unbedingt zu beachten.

Der Einbau der Baugruppe in Geräte hat unter Berücksichtigung sämtlicher in den Destinationsländern anwendbarer Normen und Vorschriften zu erfolgen. Entsprechende Massnahmen zur Erfüllung solcher Anforderungen (z. B. betreffend EMV, EMB, usw.) sind durch den Hersteller dieser Geräte zu treffen.

#### **Achtung:**

Diese Baugruppe wird unter Verwendung von hochintegrierter SMD Technologie gefertigt. Eine mechanische Belastung der Bauelemente ist in keinem Falle zulässig.

### 3.1 Speisung

Damit das Modul arbeiten kann, sind mindestens folgende Anschlüsse zu beschalten:

- X1/1, X1/63, X1/65, X1/127 +5V Speisung +5 VDC  $\pm 5\%$
- X1/2, X1/64, X1/66, X1/128 GND Speisung 0 VDC

### 3.2 LCD-Anzeige

Der Anschluss einer LCD-Anzeige mit bis zu 1'024 x 768 Pixel erfolgt über eine anwendungsspezifische Verdrahtung. Siehe Display Interface Tabellen im Anhang. Der Displaytreiber, welcher das Display entsprechend seinen Anforderungen ansteuert, muss displayspezifisch konfiguriert werden.

#### **Achtung:**

Displaytreiber und Display müssen einwandfrei aufeinander abgestimmt sein. Andernfalls kann eine Beschädigung des Displays und/oder der Baugruppe nicht ausgeschlossen werden!

### 3.3 Betriebssystem WindowsCE

Die Echtzeitfähigkeit von WindowsCE wurde in der Version .NET deutlich verbessert. Trotzdem können wir echtzeitfähiges Verhalten in Verbindung mit WindowsCE nur mit unserer Echtzeitunterstützung MNSys garantieren.

WindowsCE unterstützt das Programmieren mit den Microsoft Entwicklungswerkzeugen Visual-Studio oder Embedded-Tools für Visual Basic, Visual C++ und Visual J++.

Das Betriebssystem WindowsCE ist üblicherweise auf dem CPU-Modul bereits vorinstalliert.

Ein Update des Betriebssystems ist über die Systemschnittstelle COM2, USB2 oder MMC/ SD Card möglich.

### **3.4 Soft-SPS CoDeSys**

Die integrierte Entwicklungsumgebung CoDeSys for Automation Alliance von 3S erlaubt die komfortable SPS Programmgenerierung gemäss IEC 1131-3. CANopen sowie die Einbindung von C/C++ Code wird unterstützt.

Das Laufzeitsystem PLCRT sowie die CoDeSys SPS Anwendung werden über die Systemschnittstelle COM2, Ethernet oder MMC in den Flash-Speicher des CPU-Moduls geladen.

Eine Runtime-Lizenz für die CoDeSys SPS ist bei einem Teil der Mikrap PC-Module bereits im Hardwarepreis enthalten.

### **3.5 Visualisierung CoDeSys**

Die integrierte Entwicklungsumgebung CoDeSys for Automation Alliance von 3S erlaubt die effiziente Konfiguration von grafischen Benutzeroberflächen mit oder ohne Touch-screen. Es werden die Visualisierungsvarianten Target-Visu und Web-Visu unterstützt.

Die CoDeSys Visu Anwendung wird über die Systemschnittstelle COM2, Ethernet oder MMC in den Flash-Speicher des CPU-Moduls geladen.

Eine Runtime-Lizenz für die CoDeSys Target- und Web-Visu ist bei einem Teil der Mikrap PC-Module bereits im Hardwarepreis enthalten.

## 4. Funktionsbeschreibung

### 4.1 Prozessor

Auf dem Board wird der XScale kompatible 1 GHz low-power embedded RISC-Controller Marvell 88AP168 mit integriertem LCD-Controller eingesetzt. Der auf der ARM Architektur basierende RISC Kern weist eine im Verhältnis zur Rechnerleistung geringe Verlustleistung auf. Siehe Literaturverzeichnis im Anhang.

### 4.2 Power-on Reset & Batterie-Backup

Die Power-on Reset Schaltung garantiert ein sicheres Aufstarten des Prozessors und der Peripherie nach dem Einschalten der Speisung oder nach einem Spannungsunterbruch sowie nach einem Reset über den Pin -RST (X1:4).

Die unterbrechungsfreie Umschaltung der Versorgungsspannung +5V auf die Batteriespannung BAT einer externen 3 Volt Lithium-Batterie bei Spannungsunterbruch ist sichergestellt. Die RTC läuft weiter und der Inhalt des statischen RAM bleibt erhalten.

Die Batterieüberwachung detektiert, ob eine Batterie angeschlossen ist, bzw ob sie entladen ist. Dieses Signal -PFO kann durch das PAL ausgewertet werden. Durch die Überwachung wird die Batterie mit 2 M $\Omega$  belastet.

<b>BAT-Spannung [V]</b>	<b>-PFO</b>
> 2.67	HIGH
2.67 > BAT > 2.51	undefiniert
< 2.51	LOW

Die Lebensdauer der angeschlossenen Batterie hängt vom Stromverbrauch und der Temperatur ab. Die nachfolgende Tabelle gibt an, wieviel Strom die einzelnen Bauteile benötigen.

Bauteil	VCC > VBAT		VCC < VBAT	
	Typ 25°C [µA]	Max 70°C [µA]	Typ 25°C [µA]	Max 70°C [µA]
tbd	tbd	tbd	tbd	tbd
RTC RX8564	-	-	0,04	0,3
Batterieüberwachung	tbd	tbd	tbd	tbd
Total ohne SRAM	tbd	tbd	tbd	tbd
tbd	tbd	tbd	tbd	tbd
1 x SRAM 256x16	-	-	tbd	tbd
RTC RX8564	-	-	0,04	0,3
Batterieüberwachung	tbd	tbd	tbd	tbd
Total 512 KByte SRAM	tbd	tbd	tbd	tbd
tbd	tbd	tbd	tbd	tbd
1 x SRAM 512x16	-	-	tbd	tbd
RTC RX8564	-	-	0,04	0,3
Batterieüberwachung	tbd	tbd	tbd	tbd
Total 1 MByte SRAM	tbd	tbd	tbd	tbd
tbd	tbd	tbd	tbd	tbd
1 x SRAM 1Mx16	-	-	1	20
RTC RX8564	-	-	0,04	0,3
Batterieüberwachung	tbd	tbd	tbd	tbd
Total 2 MByte SRAM	tbd	tbd	tbd	tbd
tbd	tbd	tbd	tbd	tbd
1 x SRAM 2Mx16	-	-	tbd	tbd
RTC RX8564	-	-	0,04	0,3
Batterieüberwachung	tbd	tbd	tbd	tbd
Total 4 MByte SRAM	tbd	tbd	tbd	tbd

### 4.3 Watch-dog

Das im 88AP168 integrierte OS-Timer Modul erlaubt die Programmierung eines Watch-dog Timers. Dieser erzeugt einen Reset des 88AP168. Der Reset wird extern am Signal RES\_OUT ausgegeben und erlaubt damit ein definiertes Rücksetzen der Peripherie.

### 4.4 Betriebsanzeige

Die Software kann über die LED-Betriebsanzeige verschiedene Betriebszustände (z.B. durch blinken) anzeigen.

### 4.5 Flash-EPR0M

Auf dem Board können 128 Mbyte, 256 Mbyte oder 512 Mbyte NAND Flash mit ONFI Standard bestückt werden.

### 4.6 Dynamisches RAM

Der DRAM-Bereich ist 16-Bit organisiert. Auf dem Board können 128 MByte oder 256 MByte dynamisches SDRAM bestückt werden. Der zyklische Refresh des DRAM's wird durch den DDR Memory Controller des 88AP168 vorgenommen.

**4.7 Statisches RAM**

Der SRAM-Bereich ist 16-Bit organisiert. Auf dem Board können 512 kByte, 2 Mbyte, 4 MByte oder 8 MByte statisches RAM mit Batteriepufferung bestückt werden.

**4.8 EEPROM**

Optional kann auf dem Board ein serielles EEPROM bis zu 128 kByte Grösse bestückt werden.

**4.9 Real Time Clock (RTC)**

Die serielle Echtzeituhr ist am 88AP168 angeschlossen. Sie kann über eine externe Batterie gepuffert werden. Die Genauigkeit der Uhr beträgt -20..+30 ppm bei 25°C Umgebungstemperatur. Die Schaltjahrberechnung erfolgt korrekt bis ins Jahr 2099.

**4.10 Anzeigentreiber & Video-RAM**

Der im 88AP168 integrierte LCD-Controller verwendet einen Teil des DRAM Speichers als Video-RAM und unterstützt LCD-Anzeigen mit bis zu 1'024 x 768 Pixel.

Die LCD-Daten Signale LDD0..LDD15 und die LCD-Clocks des 88AP168 stehen an der Stiftleiste X1 zur Verfügung. Dabei sind die Signale LDD0..LDD7 sowie die LCD-Clocks gebuffert. Die Signale LDD8..LDD15 sind direkt an die Stiftleiste geführt.

Es können STN b/w oder color sowie TFT Displays angeschlossen werden.

**4.11 Touchscreen**

Das Touchscreen Interface des CODEC ist an der Stiftleiste X1 verfügbar. Es erlaubt den direkten Anschluss eines resistiven 4-Draht Touch-panels mit beliebigen Abmessungen.

Zuordnung der Signale zum Touchscreen

X1	Signal	Kante des Touchscreen	
6	TSPY	oben	
7	TSMY	unten	
8	TSPX	rechts	
9	TSMX	links	

**4.12 Lautsprecher**

Der Lautsprecher Ausgang des CODEC ist an der Stiftleiste X1 verfügbar. Er erlaubt den direkten Anschluss eines Lautsprechers mit einer Impedanz von 16 oder 32 Ω.

**4.13 Mikrofon**

Der Mikrofon Eingang des CODEC ist an der Stiftleiste X1 verfügbar.

#### **4.14 Asynchrone Serielle Schnittstellen**

Die serielle Schnittstelle COM1 wird vom BTUART des 88AP168 angesteuert. Es stehen die Signale RxD, TxD, RTS und CTS an der Stiftleiste X1 zur Verfügung. Die Signale sind 3.3V Pegel und 5V save.

Die serielle Schnittstelle COM2 wird vom FFUART des 88AP168 angesteuert. Es stehen die Signale RxD, TxD, RTS und CTS an der Stiftleiste X1 zur Verfügung. Die Signale sind RS232 Standard.

Die serielle Schnittstelle COM3 wird vom STUART des 88AP168 angesteuert. Der STUART stellt die Signale RxD, TxD, RTS und CTS zur Verfügung. Die Signale stehen an der Stiftleiste X1 in 3.3V Logikpegel, 5V save zur Verfügung.

Die UART's verfügen über je 64 Byte Transmit- und Receive-FIFO. Die maximale Baudrate beträgt 921 kBd, kann aber je nach Beschaltung und Leitungslänge viel tiefer begrenzt sein.

#### **4.15 Universal Serial Bus**

Der 88AP168 stellt eine erste USB 2.0 Host Schnittstelle sowie eine zweite USB 2.0 Host oder Device Schnittstelle zur Verfügung. Die Signale sind auf die Stiftleiste X1 geführt.

Optional kann ein USB Hub bestückt werden. Dieser verfügt über zwei USB 2.0 Host Schnittstellen, welche auf die Stiftleiste X1 geführt werden. In diesem Fall ersetzt eine Host Schnittstelle des Hub's diejenige des 88AP168.

#### **4.16 SD-Card Slot**

Der MultiMedia Card / SD Card Controller ist ein Periferiemodul des 88AP168. Die 4 Signale MMCS0, MMCMD, MMCLK & MMDAT0 sind über 0-Ohm Widerstände mit den Signalen der SSP-Schnittstelle verbunden und auf die Stiftleiste X1 geführt. Damit kann modulextern ein 1-bit Einschub für MultiMedia Karten angeschlossen werden. Die Software muss sicherstellen, dass das jeweils nicht benutzte Modul inaktiv bleibt.

Optional kann ein 4-bit on-board Einschub für Mini SD Cards bestückt werden.

#### **4.17 SSP-Schnittstelle**

Die SSP-Schnittstelle ist ein Periferiemodul des 88AP168. Die Signale sind am Stecker X1 verfügbar. Wenn kein SD-Card Einschub bestückt ist, sind die 4 Signale, welche für den Anschluss eines Multimedia Karten Einschubs notwendig sind, auf dem Modul mit den Signalen der SSP-Schnittstelle verbunden. Die Software muss sicherstellen, dass das jeweils nicht benutzte Modul inaktiv bleibt.

#### **4.18 Ethernet-Controller**

Der Ethernet PHY ist direkt am integrierten Ethernet-Controller des 88AP168 angeschlossen. Die 10/100 MBit Ethernet Schnittstelle steht auf der Stiftleiste X1 zur Verfügung.

#### 4.19 Digitale I/O's

Maximal 45 digitale GPIO's stehen auf der Stiftleiste X1 zur Verfügung. Folgende Einschränkungen gelten:

- 13 GPIO's sind gebuffert und nur als TTL Ausgang verwendbar.
- 8 GPIO's sind 5V Save
- 16 GPIO's sind 3.3V Pegel

Die GPIO's sind anwendungsspezifisch frei programmierbar und lassen sich zum Beispiel für folgende Funktionen verwenden:

- extended LCD Signale
- MMC Interface
- extended COM Signale
- PWM Signale zur Programmierung von Helligkeit und Kontrast der LCD

#### 4.20 Analoge Eingänge

Die drei analogen Eingänge ADC0 bis ADC2 des CODEC sind an der Stiftleiste X1 verfügbar. Der 10-Bit ADC weist einen Full-scale Bereich von 0 .. 7,5 Volt auf.

#### 4.21 Bus-Interface

Für externe Erweiterungen ist der Prozessorbus in 3.3 Volt Logikpegel an der Stiftleiste X1 verfügbar. Es sind folgende Signale herausgeführt:

Signal	Bemerkung
A0 bis A25	Adressbus 26 Bit
D0 bis D15	Datenbus 16 Bit, 5V Save
-RST Reset	Reset Eingang, 3.3V Open Drain
-CS0_EXT	Chip-select für modulexterne Erweiterungen
-CS1_EXT	Chip-select für Bausteine mit multiplexten Adress/Datenbus
-WE	Write enable vom Prozessorsignal -PWE
-OE	Output enable
RD/-WR	Read/-Write vom Pal erzeugt
READY	Ready Eingang
-BE0 / -BE1	Byte enable
ALE	Adress Latch Enable für Bausteine mit multiplextem Adress/Datenbus
INT0_EXT	Interrupt Eingang, high Level aktiv
-INT1_EXT	Interrupt Eingang, low Level aktiv

Der externe Bus wird über die Chip Selects der Static Memory Controller Einheit des 88AP168 angesprochen.

Verwendung dieser Chip-Selects:

Chip-Select	extern	Offset	Verwendung
tbd	-CS1_EXT	0x0	VLIO
		0x2000000	mux Adress/Datenbus
		0x2000002	ALE Daten I/O
tbd	-CS0_EXT	0x0	VLIO

Die Basisadressen der Chip-Selects hängen von der Programmierung der Memory Management Unit des 88AP168 ab.

### 4.21.1 Externe Ein-/Ausgänge

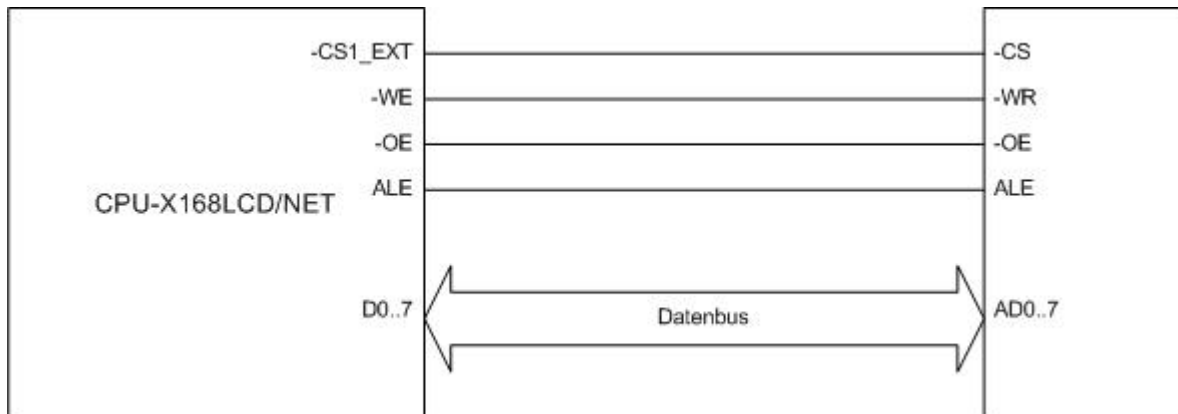
Zusätzliche je 16 digitale Ein- und Ausgänge für z.B. ein Matrix Keyboard mit LED's lassen sich auf einfache Weise über dieses Bus-Interface realisieren. Dazu werden die Signale D0 bis D15, -CS0\_EXT, -WE und -OE verwendet. Die digitalen Eingänge werden dabei mit dem Signal -OE über einen zusätzlichen externen, auf einer anwendungsspezifischen Basisbaugruppe platzierten 16-fach Bus-Treiber eingelesen. Die digitalen Ausgänge werden über das Signal -WE in ein externes 16-fach Bus-Latch geschrieben.

### 4.21.2 Externes PAL

Komplexere zusätzliche Funktionen werden üblicherweise über ein ladbares PAL realisiert. Dieses zusätzliche externe, auf einer anwendungsspezifischen Basisbaugruppe platzierte PAL wird 16 Bit breit an Daten-, Adress- und Controlbus angeschlossen.

### 4.21.3 Externe Bausteine mit multiplextem Adress/Datenbus

Bausteine, die ein Bus-Interface mit multiplextem Adress- & Datenbus haben, können am PC-Modul CPU-X168LCD/NET folgendermassen angeschaltet werden:

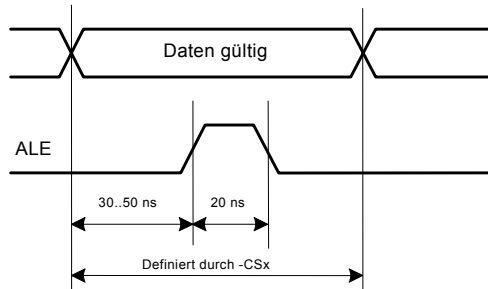


Zum Schreiben und Lesen sind jeweils zwei Zugriffe notwendig:

Zugriffsart	Erster Zugriff (-CS1_EXT + 0x2000000)	Zweiter Zugriff (-CS1_EXT + 0x2000002)
Lesen	Periferie-Adresse schreiben	Byte lesen
Schreiben	Periferie-Adresse schreiben	Byte schreiben

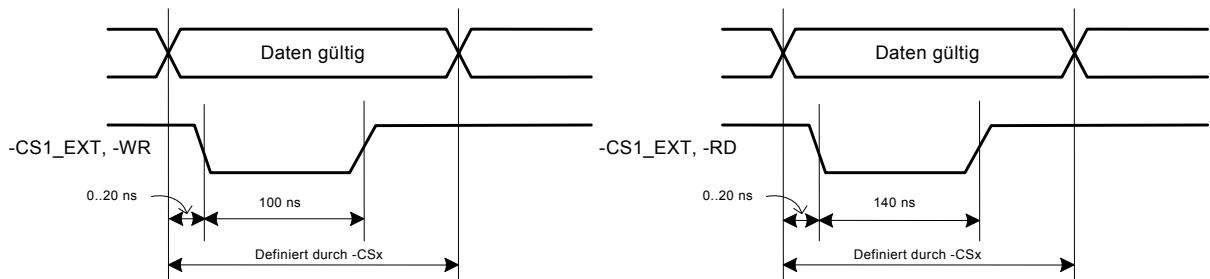
Beim ersten Zugriff wird vom Periferiebaustein die Adresse mit ALE gelatched. Beim zweiten Zugriff wird der Wert gelesen oder geschrieben. Um sicherzustellen, dass die Statesmaschine im PAL zurückgesetzt ist, kann ein einzelner Dummy-Lesezugriff gemacht werden.

Timing des ersten Zugriff - Periferie-Adresse schreiben:



Timing des zweiten Zugriff – Daten lesen/schreiben:

Der Zugriffszyklus wird mit Hilfe des RDY-Eingang des 88AP168 verlängert.



## 4.22 JTAG Schnittstelle

Die JTAG/Debug Schnittstelle des 88AP168 entspricht dem IEEE Standard 1149.1 (IEEE Standard Test Access Port and Boundary-Scan Architecture) und verfügt über Erweiterungen zum Software debuggen. Die Signale sind auf den Stecker X2 herausgeführt.

Dies ermöglicht mit modulexterner Hard- und Software einen detaillierten Systemtest sowie die Nutzung der Debug-Funktionalität des 88AP168.

**5. Schnittstellenbeschreibung****5.1 Streckerbelegung****5.1.1 Pin-Typen**

<b>Typ</b>	<b>Funktion</b>	<b>Bemerkung</b>
IC3	CMOS Eingang 3.3V Pegel	
OC3	CMOS Ausgang 3.3V Pegel	TTL-kompatibel
OCTS3	CMOS Ausgang 3.3V Pegel, Tri-State	TTL-kompatibel
OC5	CMOS Ausgang 5V Pegel	TTL-kompatibel
OCTS5	CMOS Ausgang 5V Pegel, Tri-State	TTL-kompatibel
IOC3	CMOS Bidirektional 3.3V Pegel	
IC3S	CMOS Eingang 3.3V Pegel, 5V Save	TTL-kompatibel
IOC3S	CMOS Bidirektional 3.3V Pegel, 5V Save	TTL-kompatibel
WO3	Wired OR (Open Drain) 3.3V Pegel	
IA	Analog Eingang	
OA	Analog Ausgang	
IOA	Analog Bidirektional	
SUP	Speisungs Pin	

### 5.1.2 Stiftleiste X1

Das CPU-Modul verfügt an seiner Unterseite über zwei 32-polige Stiftleisten X1 mit total 128 Anschlüssen. An diesen stehen alle für eine Applikation notwendigen Signale zur Verfügung.

Pin	Signal		Typ		Bemerkung
1	+5V		SUP		Speisung +5 VDC
2	GND		SUP		Speisung 0 VDC
3	BAT		SUP		3,0V Lithium Battery
4	-RST		WO3		Push-button Reset
5	RES_OUT		OC3		Reset Out
6	TSPY		IA		Touch-screen
7	TSMY		IA		Touch-screen
8	TSPX		IA		Touch-screen
9	TSMX		IA		Touch-screen
10	MMCMD	GPIO	OC3	IOC3	MMC, SSPTXD0 / GPIO
11	MMDAT	GPIO	IC3	IOC3	MMC, SSPRXD / GPIO
12	MMCLK	GPIO	OC3	IOC3	MMC, SSPCLK / GPIO
13	MMCCS0	GPIO	OC3	IOC3	MMC, SSPCS0 / GPIO
14	SPEAKER+		OA		Speaker Output
15	SPEAKER-		OA		Speaker Output
16	D0		IOC3S		Data Bus
17	D1		IOC3S		Data Bus
18	D2		IOC3S		Data Bus
19	D3		IOC3S		Data Bus
20	D4		IOC3S		Data Bus
21	D5		IOC3S		Data Bus
22	D6		IOC3S		Data Bus
23	D7		IOC3S		Data Bus
24	D8		IOC3S		Data Bus
25	D9		IOC3S		Data Bus
26	D10		IOC3S		Data Bus
27	D11		IOC3S		Data Bus
28	D12		IOC3S		Data Bus
29	D13		IOC3S		Data Bus
30	D14		IOC3S		Data Bus
31	D15		IOC3S		Data Bus
32	MICP		IA		Mikrofon Eingang
33	GPIO	-INT1_EXT	IOC3S	IC3S	GPIO / Interrupt Eingang
34	GND		SUP		Speisung 0 VDC
35	ALE		OC3		Address Latch Enable
36	A1		OC3		Address Bus gebuffert
37	A2		OC3		Address Bus gebuffert
38	A3		OC3		Address Bus gebuffert
39	A4		OC3		Address Bus gebuffert
40	A5		OC3		Address Bus gebuffert
41	A6		OC3		Address Bus gebuffert
42	A7		OC3		Address Bus gebuffert
43	A8		OC3		Address Bus gebuffert
44	A9		OC3		Address Bus gebuffert

Pin	Signal		Typ		Bemerkung
45	A10		OC3		Address Bus gebuffert
46	A11		OC3		Address Bus gebuffert
47	A12		OC3		Address Bus gebuffert
48	A13		OC3		Address Bus gebuffert
49	A14		OC3		Address Bus gebuffert
50	A15		OC3		Address Bus gebuffert
51	A16		OC3		Address Bus gebuffert <sup>1)</sup>
52	A17		OC3		Address Bus gebuffert <sup>1)</sup>
53	A18		OC3		Address Bus gebuffert <sup>1)</sup>
54	A19		OC3		Address Bus gebuffert <sup>1)</sup>
55	A20		OC3		Address Bus gebuffert <sup>1)</sup>
56	A21		OC3		Address Bus gebuffert <sup>1)</sup>
57	A22		OC3		Address Bus gebuffert <sup>1)</sup>
58	A23		OC3		Address Bus gebuffert <sup>1)</sup>
59	A24		OC3		Address Bus gebuffert <sup>1)</sup>
60	A25		OC3		Address Bus gebuffert <sup>1)</sup>
61	D+_USB3D		IOA		USB3 Device Schnittstelle
62	D-_USB3D		IOA		USB3 Device Schnittstelle
63	+5V		SUP		Speisung +5 VDC
64	GND		SUP		Speisung 0 VDC
65	+5V	-	SUP	-	Speisung +5 VDC
66	GND	-	SUP	-	Speisung 0 VDC
67	TX+_NET1		OA		Ethernet NET1
68	TX-_NET1		OA		Ethernet NET1
69	RX+_NET1		IA		Ethernet NET1
70	RX-_NET1		IA		Ethernet NET1
71	-LEDA_NET1		OA		Ethernet LED A
72	-LEDB_NET1	-	OA	-	Ethernet LED B
73	CTSCOM2	-	IA	-	Serial COM2 RS232 Pegel
74	RTSCOM2	-	OA	-	Serial COM2 RS232 Pegel
75	GPIO	-CTSCOM3	IOC3S	IC3S	GPIO / Serial COM3
76	GPIO	-RTSCOM3	IOC3S	OC3	GPIO / Serial COM3
77	GPIO	-CTSCOM1	IOC3S	IC3S	GPIO / Serial COM1
78	GPIO	-RTSCOM1	IOC3S	OC3	GPIO / Serial COM1
79	GPIO	RXDCOM1	IOC3S	IC3S	GPIO / Serial COM1
80	GPIO	TXDCOM1	IOC3S	OC3	GPIO / Serial COM1
81	GPIO	RXDCOM3	IOC3S	IC3S	GPIO / Serial COM3
82	GPIO	TXDCOM3	IOC3S	OC3	GPIO / Serial COM3
83	-RXDCOM2	-	IA	-	Serial COM2 RS232Pegel
84	-TXDCOM2	-	OA	-	Serial COM2 RS232Pegel
85	ADC2		IA		Analog Input 2
86	ADC1		IA		Analog Input 1
87	ADC0		IA		Analog Input 0
88	LCD_LDD10 <sup>2)</sup>	GPIO	OCS	IOC3S	LCD Anzeige / GPIO
89	LCD_LDD11 <sup>2)</sup>	GPIO	OC3	IOC3S	LCD Anzeige / GPIO
90	LCD_FPVEE	-	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
91	-LCD_FPVCC	GPIO	OC3	-	LCD Anzeige
92	GPIO	PWM0	IOC3	OC3	GPIO / LCD-Kontrast
93	GPIO	PWM2	IOC3S	OC3	GPIO / LCD-Helligkeit
94	LCD_LDD0 <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
95	LCD_LDD1 <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO

Pin	Signal		Typ		Bemerkung
96	LCD_LDD2 <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
97	LCD_LDD3 <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
98	GND		SUP		Speisung 0 VDC
99	LCD_LDD4 <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
100	LCD_LDD5 <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
101	LCD_LDD6 <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
102	LCD_LDD7 <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
103	LCD_FCLK <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
104	LCD_LCLK <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
105	LCD_PCLK <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
106	LCD_BIAS <sup>2)</sup>	GPO	OCTS5 <sup>3)</sup>	OCTS5 <sup>3)</sup>	LCD Anzeige / GPO
107	LCD_LDD12 <sup>2)</sup>	GPIO	OC3	IOC3S	LCD Anzeige / GPIO
108	LCD_LDD13 <sup>2)</sup>	GPIO	OC3	IOC3S	LCD Anzeige / GPIO
109	LCD_LDD14 <sup>2)</sup>	GPIO	OC3	IOC3S	LCD Anzeige / GPIO
110	LCD_LDD15 <sup>2)</sup>	GPIO	OC3	IOC3S	LCD Anzeige / GPIO
111	LCD_LDD8 <sup>2)</sup>	GPIO	OC3	IOC3S	LCD Anzeige / GPIO
112	LCD_LDD9 <sup>2)</sup>	GPIO	OC3	IOC3S	LCD Anzeige / GPIO
113	D+_USB2H	-	IOA	-	USB2 Host/Device Schnittstelle
114	D-_USB2H	-	IOA	-	USB2 Host/Device Schnittstelle
115	VBUS_USB1	-	OA	-	Speisung USB1
116	VBUS_USB2	-	OA	-	Speisung USB2
117	D+_USB1H	-	IOA	-	USB1 Host Schnittstelle
118	D-_USB1H	-	IOA	-	USB1 Host Schnittstelle
119	READY	-	IC3S	-	Ready
120	RD/-WR	-	OC3	-	Read / Write
121	-BE0	-	OC3	-	Byte enable 0 (D0..7)
122	-BE1	-	OC3	-	Byte enable 1 (D8..15)
123	-CS1_EXT	-	OC3	-	external Chip-select 1
124	-CS0_EXT	-	OC3	-	external Chip-select 0
125	-OE	-	OC3	-	external Output enable
126	-WE	-	OC3	-	external Write enable
127	+5V	-	SUP	-	Speisung +5 VDC
128	GND	-	SUP	-	Speisung 0 VDC

- 1) Die Kompatibilität zu älteren Basisboards mit gebufferten Adressleitungen ist durch die Anpassung des Timings der –CS-Signale gewährleistet.
- 2) Displaytreiber und Display müssen unbedingt aufeinander abgestimmt sein. Andernfalls kann eine Beschädigung des Displays und/oder der Baugruppe nicht ausgeschlossen werden!
- 3) Durch Bestückungsvariante ist 3,3V Logikpegel (OC3) möglich.

**5.1.3 Stecker X2 (JTAG)**

<b>Pin</b>	<b>Signal</b>	<b>Typ</b>	<b>Bemerkung</b>
1	TMS	IC3	Über 0E Widerstand 88AP168 (default) oder PAL selektierbar
2	TDI	IC3	
3	TDO	OC3	Über 0E Widerstand 88AP168 (default) oder PAL selektierbar
4	TCK	IC3	
5	-TRST	IC3	
6	GND	SUP	
7	+3,3V	OA	
8	-RST	WO3	Reset
9	-WE	IC3	
10	+5V	OA	

Zur Anwendung der JTAG Schnittstelle siehe Dokumentation des 88AP168 (Literaturverzeichnis im Anhang).

6. **Anhang**6.1 **Display Interface Tabellen**

CPU Modul		Display's			
X1 Pin	Signal	STN b/w 320x240	STN color 320x240	TFT 64k color 16Bpp	TFT 256 (aus 4096) color (Palette) 8 Bpp 4)
94	LCD_LDD0	D3	D0	B1	B2
95	LCD_LDD1	D2	D1	B2	B3
96	LCD_LDD2	D1	D2	B3	B4
97	LCD_LDD3	D0	D3	B4	B5
99	LCD_LDD4		D4	B5	G2
100	LCD_LDD5		D5	G0	G3
101	LCD_LDD6		D6	G1	G4
102	LCD_LDD7		D7	G2	G5
111	LCD_LDD8			G3	R2
112	LCD_LDD9			G4	R3
88	LCD_LDD10			G5	R4
89	LCD_LDD11			R1	R5
107	LCD_LDD12			R2	
108	LCD_LDD13			R3	
109	LCD_LDD14			R4	
110	LCD_LDD15			R5	
103	LCD_FCLK	FRAME	FRAME	Vsync	Vsync
104	LCD_LCLK	LOAD	LOAD	Hsync	Hsync
105	LCD_PCLK	CP	CP	CK	CK
106	LCD_BYAS			ENAB	ENAB
90	LCD_FPVEE	DISP OFF	DISP OFF		
91	-FPVCC	1)	1)		
92	PWM1	2)	2)		
93	PWM2	3)	3)		
98	GND	VSS	VSS	GND	GND

ext. Signale				
VCC 5 Volt oder VCC 3,3 Volt	VDD	VDD	VCC	VCC
VEE	VEE, V0	VEE, V0		

- 1) Signal zum Schalten der extern erzeugten Display Speisung VCC
- 2) Signal zum Regeln der extern erzeugten Display Speisung VEE (Kontrasteinstellung)
- 3) Signal zum Regeln der extern erzeugten Switcher Speisung VCC (Dimmung der Hintergrundbeleuchtung)
- 4) Kompatibel zu bestehenden Mikrap PC-Basis LCP Boards. Die Signale LCD\_LDD12 bis LCD\_LDD15 werden als GPIO's zum laden des PAL's auf der Basis verwendet. Es wird auch eine speziell angepasste Farb-Palette benötigt.

## 6.2

### Literaturverzeichnis

Bezugsquellen der wichtigsten Datenbücher:

#### **Marvell 88AP168:**

Dokumente: Confidential

Hersteller: Marvell Semiconductor Inc.  
[www.marvell.com](http://www.marvell.com)

#### **ARM Kernel:**

Quelle: Advanced RISC Machines Ltd.  
[www.arm.com](http://www.arm.com)

#### **CODEC UCB1400:**

Dokument: UCB1400 Product specification

Hersteller: Philips Semiconductors  
[www.philips-semiconductors.com](http://www.philips-semiconductors.com)







**Mikrap AG für Mikroelektronik-Applikation**

Postfach 264  
Langrütistrasse 33  
CH-8840 Einsiedeln  
Schweiz

Tel: +41 (0)55 418 44 44  
Fax: +41 (0)55 418 44 33  
E-mail: [info@mikrap.ch](mailto:info@mikrap.ch)  
Internet: [www.mikrap.com](http://www.mikrap.com)