

# **DIMM-X255LCD/NET Handbuch**

**Mikrap AG**

## Änderungsnachweis

<b>Änderungen:</b>	<b>Datei:</b>	<b>Erstellt:</b>
Erstausgabe	901190A.MAN	25.02.2004 / DH
Steckertypen	901190B.MAN01	10.02.2005 / BT
ModuNORM durch Mikrap ersetzt	901190C.MAN01	01.09.2009 / OB

CoDeSys ist Warenzeichen von 3S Smart Software Solutions GmbH  
Windows®CE ist Warenzeichen von Microsoft Corp.

<b>© Copyright:</b>	<b>Geprüft:</b>	02.09.2009 / BT
Mikrap AG für Mikroelektronik-Applikation	Freigabe Abt. E:	03.09.2009 / WS
CH-8840 Einsiedeln	Freigabe Abt. M:	03.09.2009 / WU
Switzerland	Freigabe Abt. P:	03.09.2009 / MD

## Inhaltsverzeichnis

<b>1.</b>	<b>Einleitung</b> .....	<b>4</b>
1.1	Abmessungen .....	5
1.2	Umgebung.....	5
1.3	Zubehör.....	6
<b>2.</b>	<b>Eigenschaften</b> .....	<b>7</b>
<b>3.</b>	<b>Inbetriebnahme</b> .....	<b>9</b>
3.1	Speisung .....	9
3.2	LCD-Anzeige .....	9
3.3	Betriebssystem Windows CE .....	10
3.4	Soft-SPS CoDeSys.....	10
3.5	Visualisierung CoDeSys .....	10
<b>4.</b>	<b>Funktionsbeschreibung</b> .....	<b>11</b>
4.1	Prozessor .....	11
4.2	Power-on Reset und Batterie backup.....	13
4.3	Betriebsanzeige.....	13
4.4	Flash-EPROM .....	13
4.5	Dynamisches RAM .....	14
4.6	Statisches RAM.....	14
4.7	EEPROM.....	14
4.8	Real Time Clock (RTC).....	14
4.9	Anzeigentreiber und Video-RAM.....	14
4.10	Asynchrone Serielle Schnittstellen.....	14
4.11	Inter Integrated Circuit (I <sup>2</sup> C) Bus .....	15
4.12	SSP-Interface .....	15
4.13	Universal Serial Bus .....	15
4.14	MultiMediaCard Controller .....	15
4.15	Ethernet-Controller .....	15
4.16	Digitale I/O's.....	16
4.17	Touch-screen .....	16
4.18	Lautsprecher .....	16
4.19	Mikrofon .....	16
4.20	Bus-Interface.....	16
4.21	JTAG Schnittstelle.....	17
4.22	Watch-dog.....	17
<b>5.</b>	<b>Schnittstellenbeschreibung</b> .....	<b>18</b>
5.1	Steckerbelegung .....	18
5.2	Steckertypen .....	22
<b>6.</b>	<b>Anhang</b> .....	<b>23</b>
6.1	Display Interface Tabellen .....	23
6.2	Literaturverzeichnis .....	24
	Artikelzeichnung DIMM-X255LCD/NET 10795 1A.....	25

## 1. **Einleitung**

Das Mikrap CPU-Modul DIMM-X255LCD/NET enthält alle Funktionen eines Windows CE Rechners mit Netzwerkanschluss auf einer steckbaren SMD-Baugruppe im DIMM Dual-Inline Memory-Modulformat.

Der Intel low-power embedded RISC Controller XScale PXA255 verfügt mit 398 MHz bzw. 199 MHz über genügend Rechnerleistung, um Anwendungen mit Farb-LCD Anzeige inkl. Touch-screen, COM-, USB- und Ethernet-Schnittstelle komplett mit Visualisierung und Soft-SPS auf demselben Rechnerkern zu implementieren.

Auf der kompakten Fläche von 37 x 68 mm<sup>2</sup> enthält das CPU-Modul neben der MCU PXA255 mit Watchdog, Spannungsüberwachungs- und Reset-Logik, bis zu 32 MByte Flash-EPROM, bis zu 64 MByte DRAM, bis zu 2 MByte SRAM, bis zu 32 kByte EEPROM, eine Echtzeituhr sowie eine Batterie-Backup Steuerung für die Echtzeituhr und das SRAM. Der integrierte LCD-Controller ermöglicht den direkten Anschluss einer beliebigen Farb-TFT LCD-Anzeige. Ein zusätzlich integrierter CODEC-Baustein UCB1400 von Philips erlaubt den direkten Anschluss eines resistiven 4-Draht Touchscreens, eines Lautsprechers sowie eines Mikrofons.

Drei serielle Schnittstellen COM1 bis COM3 sind in Logikpegel am DIMM Direktstecker verfügbar. Die USB Slave Schnittstelle des PXA255 steht ebenfalls am DIMM Direktstecker zur Verfügung.

Zur anwendungsspezifischen Erweiterung stehen maximal 50 frei konfigurierbare digitale Ein-/Ausgänge sowie ein 16-Bit Datenbus mit 26-Bit Adressbus und zwei Chip-select Signale zur Verfügung.

Optional kann ein USB-Host Controller ISP1161 von Philips bestückt werden. Damit stehen zusätzlich zur USB Slave Schnittstelle des PXA255 zwei USB Host Schnittstellen des ISP1161 am DIMM Direktstecker zur Verfügung. Optional kann zusätzlich ein 10/100 MBit Ethernet-Controller LAN 91C111 von SMSC bestückt werden. Die am DIMM Direktstecker verfügbaren Ethernet-Signale können direkt mit einem gefilterten RJ-45 Netzwerkstecker verbunden werden.

Für das über den DIMM Direktstecker (JEDEC MO-190) im 0,8 mm Raster steckbare CPU-Modul sind Aufnahmesockel in stehender oder liegender Ausführung erhältlich. Die Kontaktierung der Basisbaugruppe erfolgt über SMD Pads im 0,8 mm Raster bzw. über konventionelle Stiftreihen im 1,6 mm Raster.

Zur einfachen Inbetriebnahme des Mikrap CPU-Moduls DIMM-X255LCD/NET steht ein PC-Handy JTAG zur Verfügung. Dieses erlaubt die Initial-Programmierung der Flash-Bausteine über JTAG, sowie den anschliessenden Software-Download über eine der seriellen COM Schnittstellen.

### **Achtung:**

Die Informationen in diesem Handbuch wurden sorgfältig überprüft und als fehlerfrei befunden. Für Ungenauigkeiten wird jedoch keine Haftung übernommen. Alle Daten dienen ausschliesslich zu Informationszwecken. Sie sind Änderungen unterworfen und nicht im rechtlichen Sinne garantiert.

Dieses Handbuch gilt für folgende Mikrap Baugruppen:

Mikrap DIMM CPU-Modul DIMM-X255LCD/NET	Artikel-Nr.:																		
<b>Ausführung:</b>	MN-10795																		
400 MHz Intel XScale PXA255	x																		
200 MHz Intel XScale PXA255																			
32 MByte FlashROM																			
16 MByte FlashROM	x																		
64 MByte DRAM																			
32 MByte DRAM	x																		
16 MByte DRAM																			
2 MByte SRAM gepuffert																			
1 MByte SRAM gepuffert																			
512 kByte SRAM gepuffert	x																		
256 kByte SRAM gepuffert																			
32 kByte EEPROM																			
16 kByte EEPROM																			
8 kByte EEPROM	x																		
RTC gepuffert	x																		
COM1 bis COM3 in Logikpegel	x																		
USB1 & USB2 Host	x																		
USB3 Device	x																		
NET1 Ethernet 10/100 MBit	x																		
I <sup>2</sup> C Bus	x																		
CODEC UCB 1400	x																		
Windows CE Lizenz	x																		
Soft-SPS Lizenz																			
Visualisierungs Lizenz																			

### 1.1 Abmessungen

Abmessungen: L × B    37 × 68 mm

### 1.2 Umgebung

Speisespannung:            3.3 Volt DC ±5 %

Stromaufnahme:            typ. 700 mA

Leistungsaufnahme:        typ. 2,3 VA

Backup-Batterie:            3 Volt Lithium

Betriebstemperatur:        0 ... +70 °C free air

EMV:                            Bei korrekter Verdrahtung und Abschirmung der Schnittstellen:

gemäss EN 50081-2 Emission

gemäss EN 50082-2 Immunität

1.3

**Zubehör**

Folgendes Zubehör zum Mikrap CPU-Modul DIMM-X255LCD/NET ist erhältlich:

<b>Artikel-Nr:</b>	<b>Benennung:</b>	<b>Bemerkung:</b>
MN-90117	Manual DIMM-X255LCD/NET	Deutsches Handbuch
MN-90103	Systemhandbuch StrongARM	Deutsches Handbuch
MN-90104	Treiberhandbuch StrongARM	Deutsches Handbuch
MN-10573	System Maintenance Tool SMT	
MN-10678	PC-Handy JTAG komplett	inkl. Handkoffer

## 2. Eigenschaften

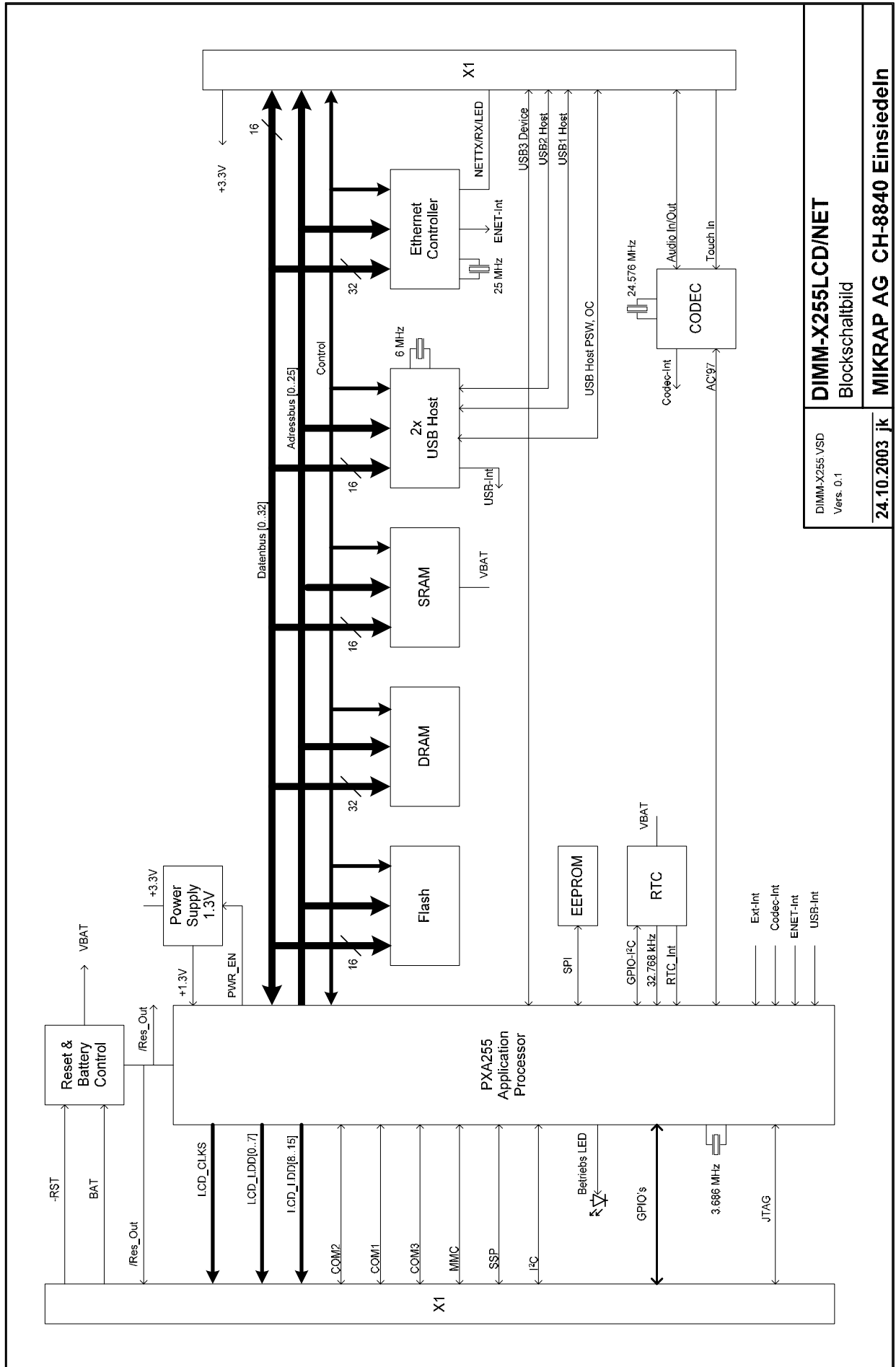
Das Mikrap CPU-Modul DIMM-X255LCD/NET weist folgende Eigenschaften auf:

- 398 MHz (199 MHz) Intel low-power embedded RISC Microcontroller PXA255
- Spannerzeugung ab +3.3 Volt mit Resetlogik
- programmierbarer integrierter Watchdog
- bis zu 32 MByte Flash-EEPROM
- bis zu 64 MByte dynamisches RAM
- bis zu 2 MByte statisches RAM
- bis zu 32 kByte seriellles EEPROM
- serielle Echtzeituhr
- Backup Steuerung für Echtzeituhr und SRAM ab externer Batterie
- direkter Anschluss von Farb-TFT LCD-Anzeigen, passive Farb-STN sowie Graustufen-LCD werden ebenfalls unterstützt
- optional direkter Anschluss von resistivem 4-Draht Touch-screen
- optional direkter Anschluss von Lautsprecher
- optional direkter Anschluss von Mikrofon
- direkter Anschluss von externem SD/MMC-Einschub für wechselbare FlashCards
- 3 serielle Schnittstellen in Logikpegel
- optional zwei USB Host Schnittstellen
- eine USB Device Schnittstelle
- optional 10/100 MBit Ethernet Schnittstelle
- 26-Bit Adressbus
- 16-Bit Datenbus
- zwei freie Chip-selects
- bis zu 50 frei konfigurierbare digitale Ein-/Ausgänge z.B. für extended LCD Signale, SD/MMC Interface, extended COM Signale, PWM Signale zur Programmierung von Helligkeit und Kontrast der LCD, etc.
- JTAG Schnittstelle für Microcontroller

### **Achtung:**

Wir behalten uns Änderungen zur Verbesserung unserer Produkte ausdrücklich vor. Dies trifft vor allem auf Maskenänderungen der verwendeten Controller zu, welche ohne Vorankündigung in die Serienprodukte einfließen können.

Blockschaltbild:



**DIMM-X255LCD/NET**  
Blockschaltbild

DIMM-X255 VSD  
Vers. 0.1

24.10.2003 jk

**MIKRAP AG CH-8840 Einsiedeln**

### 3. Inbetriebnahme

#### **Vorsicht:**

Diese Baugruppe enthält Bauelemente, welche auf statische Entladungen empfindlich sind. Um eine Beschädigung der Baugruppe zu vermeiden, sind die entsprechenden Vorschriften zur Verpackung und Handhabung unbedingt zu beachten.

Der Einbau der Baugruppe in Geräte hat unter Berücksichtigung sämtlicher in den Destinationsländern anwendbarer Normen und Vorschriften zu erfolgen. Entsprechende Massnahmen zur Erfüllung solcher Anforderungen (z. B. betreffend EMV, EMB, usw.) sind durch den Hersteller dieser Geräte zu treffen.

#### **Achtung:**

Diese Baugruppe wird unter Verwendung von hochintegrierter SMD Technologie gefertigt. Eine mechanische Belastung der Bauelemente ist in keinem Falle zulässig.

### 3.1 Speisung

Damit das Modul arbeiten kann, sind mindestens folgende Anschlüsse zu beschalten:

- X1/35, 36, 89, 90                      +3.3V      Versorgungsspannung +3.3 VDC  $\pm$ 5 %
- X1/17, 18, 65, 66, 107, 108      GND      Masseanschluss 0 VDC

### 3.2 LCD-Anzeige

Der Anschluss einer LCD-Anzeige erfolgt über eine anwendungsspezifische Verdrahtung. Siehe Display Interface Tabellen im Anhang. Der Displaytreiber, welcher das Display entsprechend seinen Anforderungen ansteuert, muss displayspezifisch konfiguriert werden.

#### **Achtung:**

Displaytreiber und Display müssen einwandfrei aufeinander abgestimmt sein. Andernfalls kann eine Beschädigung des Displays und/oder der Baugruppe nicht ausgeschlossen werden!

### 3.2.1 Flash-Download

Mit der Verwendung von fest eingelöteten Flash-ROM Speicherbausteinen als Programmspeicher muss ein Werkzeug zur Verfügung gestellt werden, welches die Initialprogrammierung des Flash-ROM's unterstützt. Zu diesem Zweck wird auf den Mikrap Baugruppen die für den funktionalen Test implementierte JTAG-Schnittstelle der MCU PXA255 verwendet. Über diese Schnittstelle lassen sich via seriellen Bitstrom die Input- und Output-Pin's der MCU lesen bzw. setzen.

Das Mikrap PC-Handy JTAG umfasst die entsprechende Hard- und Software, welche einen Download in den Flash-ROM Speicher der Target Baugruppe unterstützen (Siehe Zubehör).

### **3.3 Betriebssystem Windows CE**

Die Echtzeitfähigkeit von Windows CE wurde in der Version .NET deutlich verbessert. Trotzdem können wir echtzeitfähiges Verhalten in Verbindung mit Windows CE nur mit unserer Echtzeitunterstützung MNSys garantieren.

Der Windows CE Platform Builder unterstützt das Programmieren mit den Microsoft Entwicklungswerkzeugen für Visual Basic, Visual C++ und Visual J++.

Das Betriebssystem Windows CE ist üblicherweise auf dem CPU-Modul bereits vorinstalliert.

Ein Up-date des Betriebssystems ist über jede serielle Schnittstelle möglich. Dazu wird das System-Maintenance-Tool SMT verwendet (Siehe Zubehör).

### **3.4 Soft-SPS CoDeSys**

Die integrierte Entwicklungsumgebung CoDeSys für Windows von 3S erlaubt die komfortable SPS Programmgenerierung gemäss IEC 1131-3. CANopen sowie die Einbindung von C Code wird unterstützt.

Das Laufzeitsystem PLCRT sowie die CoDeSys Anwendung werden über die Systemschnittstelle COM2 in den Flash-Speicher des CPU-Moduls heruntergeladen.

Eine Runtime-Lizenz für die CoDeSys Soft-SPS ist bei einem Teil der Mikrap Module bereits im Hardwarepreis enthalten.

### **3.5 Visualisierung CoDeSys**

Die integrierte Entwicklungsumgebung CoDeSys für Windows von 3S erlaubt die effiziente Konfiguration von grafischen Benutzeroberflächen mit oder ohne Touchscreen. Es werden die Visualisierungsvarianten Target-Visu und Web-Visu unterstützt.

Eine Runtime-Lizenz für die CoDeSys Visu ist bei einem Teil der Mikrap Module bereits im Hardwarepreis enthalten.

## 4. Funktionsbeschreibung

### 4.1 Prozessor

Auf dem Modul wird der 398 MHz bzw. 199 MHz Intel low-power RISC-Controller XScale PXA255 mit integriertem LCD-Controller eingesetzt. Der auf der ARM Architektur basierende RISC Kern weist das zur Zeit beste am Markt verfügbare Verhältnis zwischen Rechnerleistung und Verlustleistung auf. Siehe Literaturverzeichnis im Anhang.

Die General Purpose I/Os GPIO des PXA255 werden wie folgt verwendet:

GPIO	Signal	Typ	Alternativ	Typ	Bemerkung
0	nc	-	-	-	Reserviert für MNSys
1	GPIO1	I/O	GP_RST	IN	
2	VPEN	OUT	-	-	Enable für Flashprogramming
3	SDA_RTC	I/O	-	-	
4	SCL_RTC	OUT	-	-	
5	INT_ENET	IN	-	-	
6	GPIO6	I/O	SPI_CLK0	OUT	
7	GPIO7	OUT	48MHz	OUT	
8	GPIO8	I/O	SPI_CS0	OUT	
9	-PFO	IN		-	Batterieüberwachung
10	GPIO10	I/O	LCD_FPVCC	OUT	
11	GPIO11	I/O	LCD_FPVEE	OUT	
12	LED	OUT	-	-	
13	INT_RTC	-	-	-	
14	nc	-	-	-	
15	SRAM_CS1	OUT	-	-	
16	GPIO16	I/O	PWM1	OUT	
17	GPIO17	I/O	PWM2	OUT	
18	GPIO18	I/O	RDY	IN	
19	GPIO19	I/O	DREQ1	IN	
20	GPIO20	I/O	DREQ0	IN	
21	INT_USB	IN	-	-	
22	INT_CODEC	IN	-	-	
23	GPIO23		SSPCLK		mit GPIO27 verbunden
24	GPIO24		SSPFRM		
25	GPIO25		SSPTXD		
26	GPIO26		SSPRXD		
27	GPIO27		SSPEXTCLK		mit GPIO23 verbunden
28	BITCLK	IN	-	-	Codec
29	SDATA_IN0	IN	-	-	Codec
30	SDATA_OUT	OUT	-	-	Codec
31	SYNC	OUT	-	-	Codec
32	nc	-	-	-	
33	GPIO33	I/O	-CS5	OUT	
34	GPIO34	I/O	FF_RXD	IN	COM2
35	GPIO35	I/O	FF_CTS	IN	COM2
36	GPIO36	I/O	FF_DCD	IN	COM2
37	GPIO37	I/O	FF_DSR	-	COM2
38	GPIO38	I/O	FF_RI	-	COM2
39	GPIO39	I/O	FF_TXD	OUT	COM2
40	GPIO40	I/O	FF_DTR	OUT	COM2

<b>GPIO</b>	<b>Signal</b>	<b>Typ</b>	<b>Alternativ</b>	<b>Typ</b>	<b>Bemerkung</b>
41	GPIO41	I/O	FF_RTS	OUT	COM2
42	GPIO42	I/O	BT_RXD	IN	COM1
43	GPIO43	I/O	BT_TXD	OUT	COM1
44	GPIO44	I/O	BT_CTS	IN	COM1
45	GPIO45	I/O	BT_RTS	OUT	COM1
46	GPIO46	I/O	IR_RXD	IN	COM3
47	GPIO47	I/O	IR_TXD	OUT	COM3
48	nc	-	-	-	
49	-PWE	OUT	-	-	Write Enable
50	GPIO50	I/O	HW_CTS	IN	COM3
51	GPIO51	I/O	HW_RTS	OUT	COM3
52	nc	-	-	-	
53	nc	-	-	-	
54	EE_/WP	OUT	-	-	-Write Protect EEPROM
55	nc	-	-	-	
56	nc	-	-	-	
57	nc	-	-	-	
58	GPIO58	I/O	LCD_LDD0	OUT	
59	GPIO59	I/O	LCD_LDD1	OUT	
60	GPIO60	I/O	LCD_LDD2	OUT	
61	GPIO61	I/O	LCD_LDD3	OUT	
62	GPIO62	I/O	LCD_LDD4	OUT	
63	GPIO63	I/O	LCD_LDD5	OUT	
64	GPIO64	I/O	LCD_LDD6	OUT	
65	GPIO65	I/O	LCD_LDD7	OUT	
66	GPIO66	I/O	LCD_LDD8	OUT	
67	GPIO67	I/O	LCD_LDD9	OUT	
68	GPIO68	I/O	LCD_LDD10	OUT	
69	GPIO69	I/O	LCD_LDD11	OUT	
70	GPIO70	I/O	LCD_LDD12	OUT	
71	GPIO71	I/O	LCD_LDD13	OUT	
72	GPIO72	I/O	LCD_LDD14	OUT	
73	GPIO73	I/O	LCD_LDD15	OUT	
74	GPIO74	I/O	LCD_FCLK	OUT	
75	GPIO75	I/O	LCD_LCLK	OUT	
76	GPIO76	I/O	LCD_PCLK	OUT	
77	GPIO77	I/O	LCD_BIAS	OUT	
78	USB_-CS	OUT	-	-	
79	ENET_-CS3	OUT	-	-	
80	GPIO80	I/O	-CS5	OUT	
81	EEPROM_CLK	-	-	-	
82	EEPROM_Frame	-	-	-	
83	EEPROM_Data	-	-	-	
84	EEPROM_Data	-	-	-	

nc: not connected

## 4.2 Power-on Reset und Batterie backup

Die Power-on Reset Schaltung garantiert ein sicheres Aufstarten des Prozessors und der Peripherie nach dem Einschalten der Speisung oder nach einem Spannungsunterbruch sowie nach einem Reset über Pin -RST (X1/23).

Die unterbrechungsfreie Umschaltung der Versorgungsspannung +3.3V auf die Batteriespannung BAT einer externen 3,0 Volt Lithium-Batterie bei Spannungsunterbruch ist sichergestellt. Die RTC läuft weiter und der Inhalt des statischen RAM bleibt erhalten. Optional kann auf die Batteriepufferung des statischen RAM verzichtet werden.

Die Batterieüberwachung detektiert, ob eine Batterie angeschlossen ist, bzw ob sie entladen ist. Dieses Signal -PFO kann am GPIO9 des PXA255 ausgewertet werden. Durch die Überwachung wird die Batterie mit ca. 2 MΩ belastet.

BAT-Spannung [V]	GPIO9
> 2.67	HIGH
2.67 > BAT > 2.51	undefiniert
< 2.51	LOW

Die Lebensdauer der angeschlossenen Batterie hängt vom Stromverbrauch und der Temperatur ab. Die nachfolgende Tabelle gibt an, wieviel Strom die einzelnen Bauteile benötigen.

Bauteil	VCC > VBAT		VCC < VBAT	
	Typ 25°C [µA]	Max 70°C [µA]	Typ 25°C [µA]	Max 70°C [µA]
MAX704	0,02 (max)	0,02	0,05	5
RTC RX8564	-	-	0,04	0,3
Batterieüberwachung	1,3	1,3	1,3	1,3
Total ohne SRAM	1,32	1,32	1,39	6,6
MAX704	0,02 (max)	0,02	0,05	5
1 x SRAM 256x16	-	-	0,5	3
RTC RX8564	-	-	0,04	0,3
Batterieüberwachung	1,3	1,3	1,3	1,3
Total 512 kByte SRAM	1,32	1,32	1,89	9,6
MAX704	0,02 (max)	0,02	0,05	5
1 x SRAM 512x16	-	-	0,5	6
RTC RX8564	-	-	0,04	0,3
Batterieüberwachung	1,3	1,3	1,3	1,3
Total 1 MByte SRAM	1,32	1,32	1,89	12,6

## 4.3 Betriebsanzeige

Die Software kann über die LED-Betriebsanzeige verschiedene Betriebszustände (z.B. durch blinken) anzeigen.

## 4.4 Flash-EPROM

Der Flash-ROM Bereich ist 16-Bit organisiert. Auf dem Board können 16 MByte oder 32 MByte segmentierter Flash-EPROM Speicher fest bestückt werden.

Folgende Varianten mit Intel Strata-Flash sind erhältlich:

<b>Speichergrösse</b>	<b>Asynchrone Typen</b>	<b>Synchrone Typen</b>
16 MByte	28F128J3A	28F128K3
32 MByte	-	28F256K3

#### **4.5 Dynamisches RAM**

Der DRAM-Bereich ist 32-Bit organisiert. Auf dem Board können 16, 32 oder 64 MByte dynamisches SDRAM bestückt werden. Der zyklische Refresh des DRAM's wird durch das Dynamic Memory Interface des PXA255 vorgenommen.

#### **4.6 Statisches RAM**

Der SRAM-Bereich ist 16-Bit organisiert. Auf dem Board können 512 kByte, 1 MByte oder 2 MByte statisches RAM mit Batteriepufferung bestückt werden.

#### **4.7 EEPROM**

Optional kann auf dem Board bis zu 32 kByte seriellles EEPROM mit SPI Busprotokoll bestückt werden. Der SPI Bus wird mit dem Periferiemodul NSSP des PXA255 realisiert.

#### **4.8 Real Time Clock (RTC)**

Die serielle Echtzeituhr ist am PXA255 angeschlossen. Sie kann über eine externe Batterie gepuffert werden. Die Genauigkeit der Uhr beträgt -20..+30 ppm bei 25°C Umgebungstemperatur. Die Schaltjahrberechnung erfolgt korrekt bis ins Jahr 2099.

#### **4.9 Anzeigentreiber und Video-RAM**

Der im PXA255 integrierte LCD-Controller verwendet einen Teil des DRAM Speichers als Video-RAM und unterstützt praktisch alle heute üblichen LCD-Anzeigen mit bis zu 1024 x 1024 Pixel Auflösung. Mikrap unterstützt VGA (640 x 480 Pixel) und Viertel-VGA (320 x 240 Pixel) Anzeigen. Siehe Literaturverzeichnis im Anhang.

Folgende Display Typen werden unterstützt:

- Graustufen STN-Displays, single oder dual scan, 4- oder 8-Bit Interface mit bis zu 16 Graustufen.
- Farb-STN Displays, single oder dual scan, 8-Bit Interface mit 256 aus 4096 Farben.
- Farb-TFT Displays, 12-Bit Interface mit 256 aus 4096 Farben.

#### **4.10 Asynchrone Serielle Schnittstellen**

Die serielle Schnittstelle COM1 wird vom BTUART des PXA255 angesteuert. Der BTUART stellt die Signale RxD, TxD, RTS und CTS zur Verfügung. Alternativ zum BTUART kann der HWUART des PXA255 verwendet werden.

Die serielle Schnittstelle COM2 wird vom FFUART des PXA255 angesteuert. Der FFUART stellt die Signale RxD, TxD, RTS, CTS, DTR, DSR, DCD und RI zur Verfügung.

Die serielle Schnittstelle COM3 wird vom STUART des PXA255 angesteuert. Der STUART stellt die Signale RxD, TxD zur Verfügung. RTS und CTS werden durch die GPIO's 50&51 realisiert.

Die UART's verfügen über je 64 Byte Transmit- und Receive-FIFO. Die maximale Baudrate beträgt 921 kBd. Alle Signale stehen am DIMM Direktstecker X1 in 3.3 Volt Logikpegel zur Verfügung.

#### 4.11 Inter Integrated Circuit (I<sup>2</sup>C) Bus

Der PXA255 enthält ein I<sup>2</sup>C Bus Interface Controller. Er unterstützt einen standard Mode mit 100kBit/s und einen schnellen Mode mit 400kBit/s Übertragungsrate. Die Signale SDA und SCL sind am DIMM Direktstecker X1 verfügbar. Diese benötigen modulextern Pull-up Widerstände.

#### 4.12 SSP-Interface

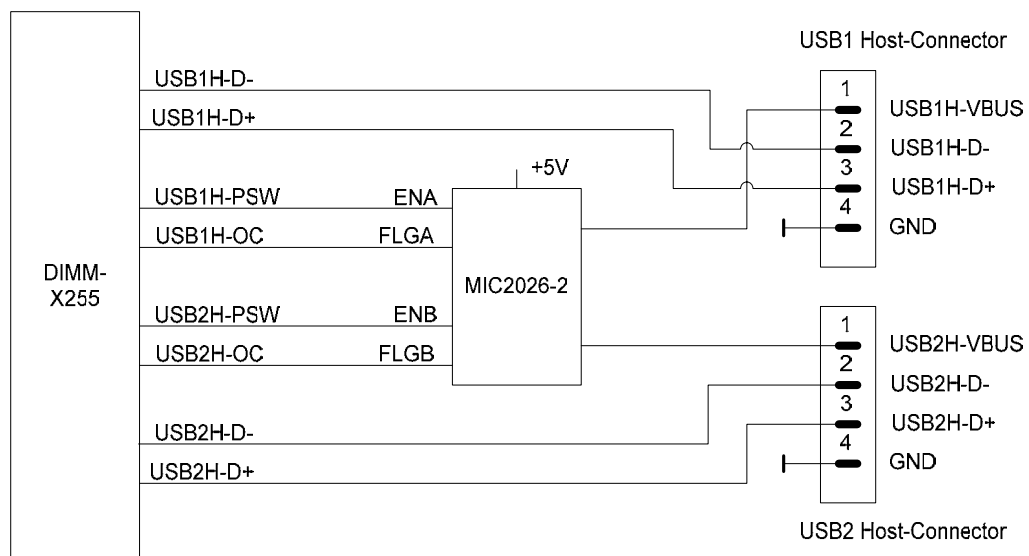
Die Signale des SSP-Interface des PXA255 sind am DIMM Direktstecker X1 verfügbar. Zu beachten ist, dass die SSP-Signale CLK und EXTCLK miteinander verbunden sind.

#### 4.13 Universal Serial Bus

Der PXA255 stellt eine USB-Devisen-Interface zur Verfügung. Die Signale USBD+ und USBD- sind auf den DIMM Direktstecker X1 geführt.

Optional kann ein USB Host Controller bestückt werden. Damit stehen zusätzlich zwei USB Host Schnittstellen am DIMM Direktstecker X1 zur Verfügung.

Beispiel der Anschaltung der USB-Host Schnittstellen auf dem Basisboard:



#### 4.14 MultiMediaCard Controller

Der MultiMediaCard Controller ist ein Peripheriemodul des PXA255. Die Signale sind am DIMM Direktstecker X1 verfügbar.

#### 4.15 Ethernet-Controller

Optional ist der Ethernet-Controller LAN91C111 direkt am PXA255 angeschlossen. Die 10/100 MBit Ethernet Schnittstelle steht am DIMM Direktstecker X1 zur Verfügung. Der Übertrager ist modulextern zu platzieren.

**4.16** **Digitale I/O's**

Maximal 50 digitale GPIO's stehen am DIMM Direktstecker X1 zur Verfügung.

Die GPIO's sind anwendungsspezifisch frei programmierbar und lassen sich zum Beispiel für folgende Funktionen verwenden:

- extended LCD Signale
- SD/MMC Interface
- extended COM Signale
- PWM Signale zur Programmierung von Helligkeit und Kontrast der LCD

Es muss auf dem Basisboard sichergestellt werden, dass die Pegel der GPIO's definiert sind. Sie werden beim Aufstarten als Eingänge programmiert. Auf dem DIMM-X255 Modul sind keine Pull-up/down Widerstände vorhanden.

**4.17** **Touch-screen**

Das Touch-screen Interface des CODEC ist am DIMM Direktstecker X1 verfügbar. Es erlaubt den direkten Anschluss eines resistiven 4-Draht Touch-panels mit beliebigen Abmessungen.

**4.18** **Lautsprecher**

Der Lautsprecher Ausgang des CODEC ist am DIMM Direktstecker X1 verfügbar. Er erlaubt den direkten Anschluss eines Lautsprechers mit einer Impedanz von 8 oder 16  $\Omega$ .

**4.19** **Mikrofon**

Der Mikrofon Eingang des CODEC ist am DIMM Direktstecker X1 verfügbar.

**4.20** **Bus-Interface**

Für externe Erweiterungen ist der Prozessorbus in 3,3 Volt Logikpegel am DIMM Direktstecker X1 verfügbar. Es sind folgende Signale herausgeführt:

<b>Signal</b>	<b>Bemerkung</b>
A1 bis A25	Adressbus 25 Bit
D0 bis D15	Datenbus 16 Bit
-RST Reset -CS4 Chip-select 4 -CS5 Chip-select 5 -WE Write enable -OE Output enable READY Ready RD/-WR Read/Write -BE0 Byte enable 0 -BE1 Byte enable 1	Controlbus muss als VLIO programmiert werden muss als VLIO programmiert werden vom Prozessorsignal -PWE

**Externe Ein-/Ausgänge:**

Zusätzliche je 16 digitale Ein- und Ausgänge für z.B. ein Matrix-Keyboard mit LED's lassen sich auf einfache Weise über dieses Bus-Interface realisieren. Dazu werden die Signale D0 bis D15, -CS5, -WE und -OE verwendet. Die digitalen Eingänge werden dabei mit dem Signal -OE über einen zusätzlichen externen, auf einer anwen-

dungsspezifischen Basisbaugruppe platzierten 16-fach Bus-Treiber eingelesen. Die digitalen Ausgänge werden über das Signal -WE in ein externes 16-fach Bus-Latch geschrieben.

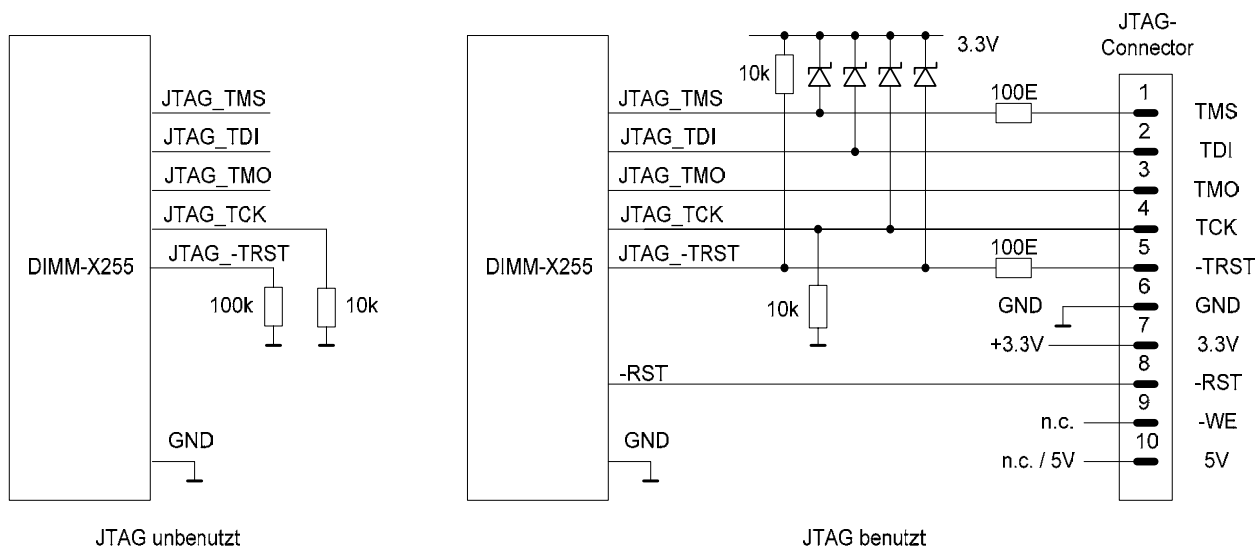
### Externes PAL:

Komplexere zusätzliche Funktionen werden üblicherweise über ein ladbares PAL realisiert. Dieses zusätzliche externe, auf einer anwendungsspezifischen Basisbaugruppe platzierte PAL wird 16 Bit breit an Daten-, Adress- und Controlbus angeschlossen. Entsprechende Treiber werden für die Altera 1K10 Familie unterstützt.

## 4.21 JTAG Schnittstelle

Die JTAG Schnittstelle des PXA255 ist auf den DIMM Direktstecker X1 herausgeführt. Dies ermöglicht mit modulexterner Hard- und Software einen detaillierten Systemtest sowie die Initialprogrammierung der Flash-EPROM's.

Anschaltung des JTAG-Interface auf der Basisbaugruppe zur Verbindung mit dem Mikrap PC-Handy JTAG bzw. wenn JTAG unbenutzt:



Stecker zum Anschluss des Mikrap PC-Handy JTAG:  
Typ B10B-ZR von JST.

## 4.22 Watch-dog

Der im PXA255 integrierte Watch-dog erzeugt einen Reset am externen Signal -RES\_OUT und erlaubt damit ein definiertes Rücksetzen der Peripherie.

## 5. Schnittstellenbeschreibung

### Pin Typen:

Typ	Funktion	Bemerkung
IC3	CMOS Eingang 3.3V Pegel	
OC3	CMOS Ausgang 3.3V Pegel	TTL-kompatibel
IOC3	CMOS Bidirektional 3.3V Pegel	
WO3	Wired OR (Open Drain) 3.3V Pegel	
IA	Analog Eingang	
OA	Analog Ausgang	
IOA	Analog Bidirektional	
SUP	Speisungs Pin	

### 5.1 Steckerbelegung

Das Modul verfügt über einen DIMM Direktstecker mit den mechanischen Abmessungen nach JEDEC MO-190 und total 144 Anschlüssen. An diesem Direktstecker X1 stehen alle für eine Applikation notwendigen Signale zur Verfügung.

#### 5.1.1 Direktstecker X1

Pin	Signal	Typ	Bemerkung	
1	NETRX+	IA	Ethernet NET1	
2	NETTX+	OA	Ethernet NET1	
3	NETRX-	IA	Ethernet NET1	
4	NETTX-	OA	Ethernet NET1	
5	-ETH_LEDA	OA	Ethernet LED A	
6	-ETH_LEDB	OA	Ethernet LED B	
7	TSPY	IA	Touch-screen	
8	TSMY	IA	Touch-screen	
9	TSPX	IA	Touch-screen	
10	TSMX	IA	Touch-screen	
11	MICP	IA	Microphone Input	
12	SPEAKER+	OA	Speaker Output	
13	SPEAKER-	OA	Speaker Output	
14	USB2H_PSW	OC3	USB2 Host	
15	USB2H_OC	IC3	USB2 Host	
16	USB2H-D+	IOA	USB2 Host	
17	USB2H-D-	IOA	USB2 Host	
18	USB1H_PSW	OC3	USB1 Host	
19	USB1H_OC	IC3	USB1 Host	
20	USB1H-D+	IOA	USB1 Host	
21	USB1H-D-	IOA	USB1 Host	
22	GPIO16	IOC3	OC3	GPIO16
23	GND	SUP		Speisung 0 VDC
24	GND	SUP		Speisung 0 VDC
25	GPIO7	IOC3	OC3	
26	JTAG_TMS	IC3		JTAG Test Mode Select

Pin	Signal		Typ		Bemerkung
27	JTAG_TCK		IC3		JTAG Test Clock
28	JTAG_-TRST		IC3		JTAG Test Reset
29	JTAG_TDO		OC3		JTAG Test Data Output
30	-RST		IC3		Push-button Reset
31	JTAG_TDI		IC3		JTAG Test Data Input
32	-RES_OUT		OC3		Reset Out
33	USB3D-D+		IOA		USB3 Device
34	USB3D-D-		IOA		USB3 Device
35	+3.3V		SUP		Speisung +3.3 VDC
36	+3.3V		SUP		Speisung +3. VDC
37	GPIO42	RXDCOM1	IOC3	IC3	GPIO 42 / BT_RXD
38	GPIO43	TXDCOM1	IOC3	OC3	GPIO 43 / BT_TXD
39	GPIO45	-RTSCOM1	IOC3	OC3	GPIO45 / BT_RTS
40	GPIO44	-CTSCOM1	IOC3	IC3	GPIO44 / BT_CTS
41	RXDCOM2	GPIO34	IC3	IOC3	FF_RXD / GPIO34
42	TXDCOM2	GPIO39	OC3	IOC3	FF_TXD / GPIO39
43	-RTSCOM2	GPIO41	OC3	IOC3	FF_RTS / GPIO41
44	-CTSCOM2	GPIO35	IC3	IOC3	FF_CTS / GPIO35
45	GPIO40	DTRCOM2	IOC3	OC3	GPIO40 / FF_DTR
46	GPIO37	DSRCOM2	IOC3	IC3	GPIO37 / FF_DSR
47	GPIO38	RICOM2	IOC3	IC3	GPIO38 / FF_RI
48	GPIO36	DCDCOM2	IOC3	IC3	GPIO36 / FF_DCD
49	GPIO47	TXDCOM3	IOC3	OC3	GPIO47 / IR_TXD
50	GPIO46	RXDCOM3	IOC3	IC3	GPIO46 / IR_RXD
51	GPIO51	-RTSCOM3	IOC3	OC3	GPIO51 / HW_RTS
52	GPIO50	-CTSCOM3	IOC3	IC3	GPIO50 / HW_CTS
53	IIC_SDA		IOC3		IIC Data
54	IIC_SCL		IOC3		IIC Clock
55	GPIO72	LCD_LDD14	IOC3	OC3	GPIO72 / LCD Anzeige 3,3V Logikpegel
56	GPIO73	LCD_LDD15	IOC3	OC3	GPIO73 / LCD Anzeige 3,3V Logikpegel
57	GPIO70	LCD_LDD12	IOC3	OC3	GPIO70 / LCD Anzeige 3,3V Logikpegel
58	GPIO71	LCD_LDD13	IOC3	OC3	GPIO71 / LCD Anzeige 3,3V Logikpegel
59	GPIO68	LCD_LDD10	IOC3	OC3	GPIO68 / LCD Anzeige
60	GPIO69	LCD_LDD11	IOC3	OC3	GPIO69 / LCD Anzeige
61	GPIO66	LCD_LDD8	IOC3	OC3	GPIO66 / LCD Anzeige 3,3V Logikpegel
62	GPIO67	LCD_LDD9	IOC3	OC3	GPIO67 / LCD Anzeige 3,3V Logikpegel
63	LCD_-FPVCC	GPIO10	OC3	IOC3	LCD Anzeige / GPIO10
64	LCD_BIAS	GPIO77	OC3	IOC3	LCD Anzeige / GPIO77
65	GND		SUP		Speisung 0 VDC
66	GND		SUP		Speisung 0 VDC
67	LCD_FCLK	GPIO74	OC3	IOC3	LCD Anzeige / GPIO74
68	LCD_LCLK	GPIO57	OC3	IOC3	LCD Anzeige / GPIO57
69	LCD_PCLK	GPIO76	OC3	IOC3	LCD Anzeige / GPIO76
70	LCD_LDD6	GPIO64	OC3	IOC3	LCD Anzeige / GPIO64

Pin	Signal		Typ		Bemerkung
71	LCD_LDD7	GPIO65	OC3	IOC3	LCD Anzeige / GPIO65
72	LCD_LDD4	GPIO62	OC3	IOC3	LCD Anzeige / GPIO62
73	LCD_LDD5	GPIO63	OC3	IOC3	LCD Anzeige / GPIO63
74	LCD_LDD2	GPIO60	OC3	IOC3	LCD Anzeige / GPIO60
75	LCD_LDD3	GPIO61	OC3	IOC3	LCD Anzeige I / GPIO61
76	LCD_LDD0	GPIO58	OC3	IOC3	LCD Anzeige / GPIO58
77	LCD_LDD1	GPIO59	OC3	IOC3	LCD Anzeige / GPIO59
78	LCD_FPVEE	GPIO11	OC3	IOC3	LCD Anzeige / GPIO11
79	GPIO1		IOC3		GPIO1
80	GPIO23 / 27	SSP_CLK	IOC3	IOC3	GPIO 23/27 / SSP_Clock (GP25: Out, GP27: In)
81	GPIO24	SSP_FRM	IOC3	OC3	
82	GPIO25	SSP_TXD	IOC3	IC3	
83	GPIO26	SSP_RXD	IOC3	OC3	
84	GPIO17	PWM2	IOC3	OC3	GPIO17
85	MMCMD		IOC3		MultiMediaCard Interface 3.3V Logikpegel
86	MMDAT		IOC3		MultiMediaCard Interface 3.3V Logikpegel
87	GPIO6	MMCCLK	IOC3	OUT	GPIO06 / MMC Interface 3.3V ogikpegel
88	GPIO8	MMCCS0	IOC3	OUT	GPIO08 / MMC Interface 3.3V Logikpegel
89	+3.3V		SUP		Speisung +3.3 VDC
90	+3.3V		SUP		Speisung +3.3 VDC
91	D14		IOC3		Data Bus
92	D15		IOC3		Data Bus
93	D12		IOC3		Data Bus
94	D13		IOC3		Data Bus
95	D10		IOC3		Data Bus
96	D11		IOC3		Data Bus
97	D8		IOC3		Data Bus
98	D9		IOC3		Data Bus
99	D6		IOC3		Data Bus
100	D7		IOC3		Data Bus
101	D4		IOC3		Data Bus
102	D5		IOC3		Data Bus
103	D2		IOC3		Data Bus
104	D3		IOC3		Data Bus
105	D0		IOC3		Data Bus
106	D1		IOC3		Data Bus
107	GND		SUP		Speisung 0 VDC
108	GND		SUP		Speisung 0 VDC
109	RDY	GPIO18	IC3	IOC3	Ready /GPIO18
110	-WE		OC3		Write Enable
111	RD/-WR		OC3		Read / Not Write
112	-OE		OC3		Output Enable
113	GPIO20	DREQ0	IOC3	IC3	GPIO20 / DMA Request0
114	-CS5	GPIO33	OC3	IOC3	External Chip-select 5 / GPIO33

Pin	Signal		Typ		Bemerkung
115	-CS4	GPIO80	OC3	IOC3	External Chip-select 4 / GPIO80
116	DQM0		OC3		Byte Enable 0 (D0..7)
117	DQM1		OC3		Byte Enable 1 (D8..15)
118	GPIO19	DREQ1	IOC3	IC3	GPIO20 / DMA Request 1
119	A25		OC3		Address Bus
120	A24		OC3		Address Bus
121	A23		OC3		Address Bus
122	A22		OC3		Address Bus
123	A21		OC3		Address Bus
124	A20		OC3		Address Bus
125	A19		OC3		Address Bus
126	A18		OC3		Address Bus
127	A17		OC3		Address Bus
128	A16		OC3		Address Bus
129	A15		OC3		Address Bus
130	A14		OC3		Address Bus
131	A13		OC3		Address Bus
132	A12		OC3		Address Bus
133	A11		OC3		Address Bus
134	A10		OC3		Address Bus
135	A9		OC3		Address Bus
136	A8		OC3		Address Bus
137	A7		OC3		Address Bus
138	A6		OC3		Address Bus
139	A5		OC3		Address Bus
140	A4		OC3		Address Bus
141	A3		OC3		Address Bus
142	A2		OC3		Address Bus
143	A1		OC3		Address Bus
144	BAT		SUP		3,0V Lithium Battery

**Achtung:**

Displaytreiber und Display müssen unbedingt aufeinander abgestimmt sein. Andernfalls kann eine Beschädigung des Displays und/oder der Baugruppe nicht ausgeschlossen werden!

## 5.2

### **Steckertypen**

Für das über den DIMM Direktstecker (JEDEC MO-190) im 0,8 mm Raster steckbare CPU-Modul werden folgende Aufnahmesockel empfohlen:

#### **Liegende Ausführung:**

Hersteller: KYCON  
Typ: KDIMM10-144-33SD  
Layout: SMD Pads im 0,8 mm Raster  
Bauhöhe: 13 mm (inkl. CPU-Modul)

#### **Stehende Ausführung:**

Hersteller: JAE  
Typ: MM30-144A2-1  
Layout: vier konventionelle Stiftreihen im 1,6 mm Raster

6. **Anhang**6.1 **Display Interface Tabellen**

X1 Pin	CPU Modul Signal	Display's			
		Hitachi LMG6912 320x240 b/w	NanYa LMGBAT032 320x240 b/w	Sharp LQ057Q3DC TFT 320x240 256k color	Sharp LQ10D42 TFT 640x480 256k color
76	LCD_LDD0	D3 (4)	D3 (4)	B2 (22)	B2 (22)
77	LCD_LDD1	D2 (3)	D2 (3)	B3 (23)	B3 (23)
74	LCD_LDD2	D1 (2)	D1 (2)	B4 (24)	B4 (24)
75	LCD_LDD3	D0 (1)	D0 (1)	B5 (25)	B5 (25)
72	LCD_LDD4			G2 (15)	G2 (15)
73	LCD_LDD5			G3 (16)	G3 (16)
70	LCD_LDD6			G4 (17)	G4 (17)
71	LCD_LDD7			G5 (18)	G5 (18)
61	LCD_LDD8			R2 (8)	R2 (8)
62	LCD_LDD9			R3 (9)	R3 (9)
59	LCD_LDD10			R4 (10)	R4 (10)
60	LCD_LDD11			R5 (11)	R5 (11)
57	LCD_LDD12				
58	LCD_LDD13				
55	LCD_LDD14				
56	LCD_LDD15				
67	LCD_FCLK	FRAME (6)	FRAME (6)	Vsync (4)	Vsync (4)
68	LCD_LCLK	LOAD (8)	LOAD (8)	Hsync (3)	Hsync (3)
69	LCD_PCLK	CP (9)	CP (9)	CK (2)	CK (2)
64	LCD_BIAS			ENAB (27)	ENAB (27)
78	LCD_FPVEE	DISP OFF (5)	DISP OFF (5)		
63	LCD_-FPVCC	1)	1)		
22	PWM1	2)	2)		
84	PWM2	3)	3)		
65 66	GND	VSS (11) FGND (14)	VSS (11) FGND (14)	GND (1,5,6,7, 12,13,14,19, 20,21,26,32, 33) U/D (31)	GND (1,5,6,7, 12,13,14,19, 20,21,26,32, 33) U/D (31)

ext. Signale				
VCC 5 Volt	VDD (10)	VDD (10)		VCC (28, 29) R/L (30)
VCC 3,3 Volt			VCC (28, 29) R/L (30)	
VEE	VEE (12) V0 (13)	VEE (12) V0 (13)		

- 1) Signal zum Schalten der extern erzeugten Display Speisung VCC
- 2) Signal zum Regeln der extern erzeugten Display Speisung VEE (Kontrast)
- 3) Signal zum Regeln der extern erzeugten Switcher Speisung VCC (Dimmung)

## 6.2

### **Literaturverzeichnis**

Bezugsquellen der wichtigsten Datenbücher:

#### **XScale PXA255:**

Dokument: PXA255 Application Processors User's Guide  
Hersteller: Intel  
www.intel.com

#### **ARM Kernel:**

Quelle: Advanced RISC Machines Ltd.  
www.arm.com

#### **uP-Supervisor MAX704:**

Dokument: Datenblatt MAX704  
Hersteller: MAXIM  
www.maxim-ic.com

#### **Flash-EPROM Intel DA28F640J3A**

Dokument: Flash Memory Databook 28F320J3, 28F640J3, 28F128J3  
Hersteller: Intel  
www.intel.com

#### **EEPROM AT25640:**

Dokument: Datenblatt AT25640  
Hersteller: ATMEL  
www.atmel.com

#### **Ethernet-Controller LAN91C111A:**

Dokument: Datenblatt DS-LAN91C111  
Hersteller: SMSC  
www.smsc.com

#### **CODEC UCB1400:**

Dokument: UCB1300 Product specification  
Hersteller: Philips Semiconductors  
www.semiconductors.philips.com

#### **USB-Host Controller ISP1161:**

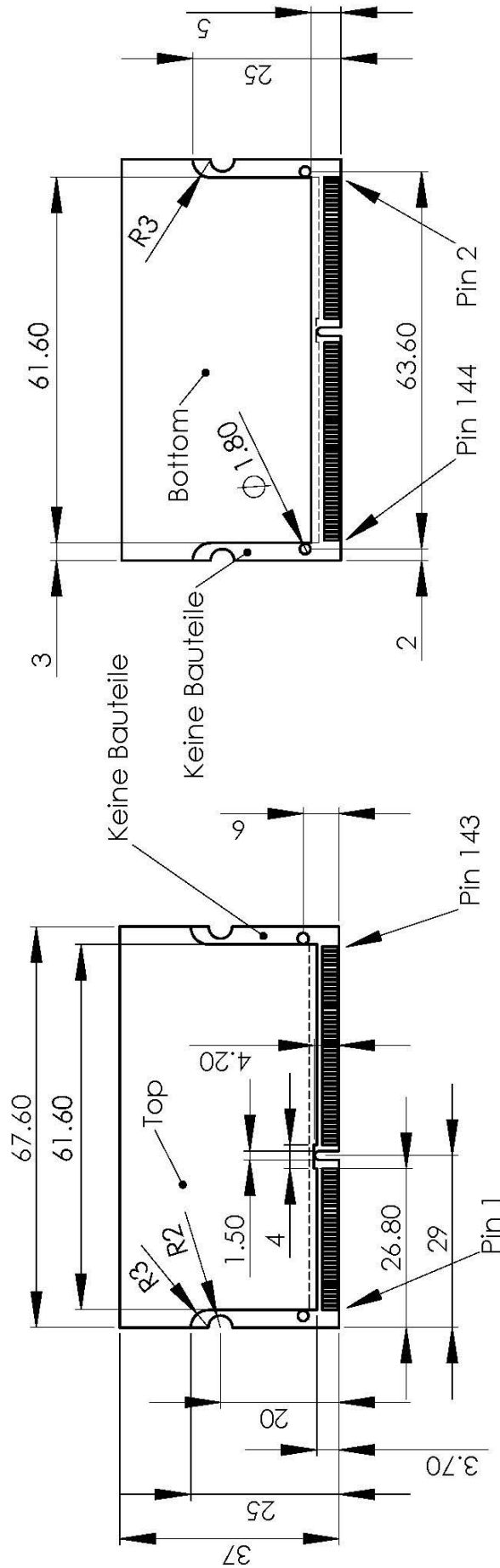
Dokument: ISP1161 Product specification  
Hersteller: Philips Semiconductors  
www.semiconductors.philips.com


#### **MultiMedia FlashCard:**

Dokument: MultiMediaCard Product Manual  
Hersteller: SanDisk Corp.  
www.sandisk.com

**MMC Standard:**

Quelle: MMC Definition Group  
Postfach 80 17 09  
D-81617 München  
Telefax +49 89 636 27151



MASSTAB: 1:1	DIMM-X255LCD/NET	10795 1A
GEZEICHNET: 26.01.2004/AF	Artikelzeichnung	
GEÄNDERT: 03.02.2004/AF		
GEPRÜFT: 03.02.2004/SR		
	Mikrap AG CH-8840 Einsiedeln 	



**Mikrap AG für Mikroelektronik-Applikation**

Postfach 264  
Langrütistrasse 33  
CH-8840 Einsiedeln  
Schweiz

Tel: +41 (0)55 418 44 44  
Fax: +41 (0)55 418 44 33  
E-mail: [info@mikrap.ch](mailto:info@mikrap.ch)  
Internet: [www.mikrap.com](http://www.mikrap.com)