

**PC/104 Adapter
Analog-I/O
Handbuch**

Mikrap AG

Änderungsnachweis

Änderungen:	Datei:	Erstellt:
Erstausgabe	90086 0A	21.05.1999 / BT
Stromeingänge	90086 0A	07.06.1999 / BT
Bestückungsplan, Registeraufteilung	90086 0B	22.06.1999 / BT
Registeraufteilung, Analoge Eingänge	90086 0C	24.08.1999 / PZ
Anpassung an 105740A	90086 0C	26.06.2000 / BT
Page-Register für Service-funktionen	90086 0D	02.11.2000 / PZ
Inhalt	90086 0D	28.06.2002 / BT
Steckerbelegung Interrupt	90086 0E	26.05.2003 / PZ
Formatierung A5, Einleitung, Anhang	90086 0F	15.02.2004 / BT
ModuNORM durch Mikrap ersetzt	900860G.MAN01	08.07.2009 / OB

© **Copyright:**
Mikrap AG für Mikroelektronik-Applikation
CH-8840 Einsiedeln
Switzerland

Geprüft: 08.07.2009 / BT
Freigabe Abt. E: 08.07.2009 / PZ
Freigabe Abt. M: 08.07.2009 / SW
Freigabe Abt. P: 08.07.2009 / MD

Inhaltsverzeichnis

1.	Einleitung	4
1.1	Abmessungen	5
1.2	Umgebung.....	5
1.3	Zubehör.....	5
2.	Merkmale	6
3.	Inbetriebnahme	8
4.	Funktionsbeschreibung	9
4.1	Analoge Eingänge	9
4.2	Analoge Ausgänge	9
4.3	Digitale Eingänge	10
4.4	Digitale Ausgänge	10
4.5	PAL Funktionen.....	10
5.	Konfiguration	11
5.1	DIP-Schalter.....	11
5.2	I/O-Mapping	11
5.3	Registeraufteilung Page 0 (Grundfunktionen)	13
5.4	Registeraufteilung Page 255 (Servicefunktionen).....	14
6.	Schnittstellenbeschreibung	15
6.1	Steckerbelegung	15
7.	Anhang	17
7.1	Literaturverzeichnis	17
	Bestückungsplan PC/104 PC-I/O Analog Top 102970A	18
	Bestückungsplan PC/104 PC-I/O Analog Bottom 102970A	19

1. Einleitung

Der Mikrap PC/104 Adapter Analog-I/O verfügt über 8 analoge und 8 schnelle digitale Eingänge, sowie 4 analoge und 4 schnelle digitale Ausgänge.

Auf der kompakten Fläche von 96 x 90 mm² (PC/104 Format) enthält das SMD-Modul neben der PC/104 Busanschaltung 8 analoge Eingänge für 0 .. +10 Volt / 0 .. +25 mA (-10 .. +10 Volt), 4 analoge Ausgänge für 0 .. +10 Volt / ±25 mA, 8 schnelle digitale Eingänge und 4 schnelle digitale Ausgänge für +24 Volt / ±0,7 A. Über einen 8-pol. DIP-Schalter sind alle analogen Eingänge einzeln auf 0 .. 25 mA umschaltbar. Alle digitalen Ein- und Ausgänge sind mit galvanischer Trennung versehen und werden über ein ladbares PAL angesteuert. Optional sind anwendungsspezifische Verknüpfungen ins PAL ladbar.

Der Analogteil wird über einen galvanisch getrennten DC/DC-Wandler ab +24 Volt gespeist. Alle analogen Ein-/Ausgänge sind auf einen 25-pol. D-SUB Stecker geführt. Alle digitalen Ein-/Ausgänge sind auf einen zweiten 25-pol. D-SUB Stecker geführt. Über einen 6-pol. DIP-Schalter sind 64 I/O-Adressbereiche einstellbar. Über Software Konfiguration sind 2 aus 11 IRQ's selektierbar.

Achtung:

Die Informationen in diesem Handbuch wurden sorgfältig überprüft und als fehlerfrei befunden. Für Ungenauigkeiten wird jedoch keine Haftung übernommen. Alle Daten dienen ausschliesslich zu Informationszwecken. Sie sind Änderungen unterworfen und nicht im rechtlichen Sinne garantiert.

Diese Beschreibung gilt für folgende Mikrap Baugruppen:

Mikrap PC/104 Adapter Analog-I/O	Artikel-Nr:	MN-10297	MN-10574	MN-10530									
Ausführung:													
Analoge Eingänge 0 bis 10 Volt		x	x										
Analoge Eingänge -10 bis +10 Volt				x									
Analoge Eingänge umschaltbar auf 0 bis 25 mA		x	x										
PAL 10K10		x		x									
PAL 10K20			x										

1.1 Abmessungen

Abmessungen: L × B 96 x 90 mm (gemäss PC/104 Norm)

1.2 Umgebung

Logikspeisung: +5 V ±5 % ab PC/104 Bus

Stromaufnahme: typ. 300 mA

Speisung Analog-I/O: 24 Volt DC ±20 %

Speisung Digital-I/O: 24 Volt DC ±20 %

Betriebstemperatur: 0 ... 70 °C ohne PC/104 Gehäuse
0 ... 55 °C mit PC/104 Gehäuse

EMV: Bei korrekter Verdrahtung und Abschirmung der Ein- und Ausgänge:

gemäss EN 50081-2 Emission

gemäss EN 50082-2 Immunität

1.3 Zubehör

Folgendes Zubehör zum Mikrap PC-I/O Analog ist erhältlich:

Artikel-Nr:	Benennung:	Bemerkung:
MN-90044	Manual PC/104 Adapter Analog-I/O	Deutsches Handbuch mit DIP-Schalter und LEDs
MN-10319	I/O-Tester 8/8-fach	

2.

Merkmale

- 8 nicht galvanisch getrennte analoge Eingänge für 0 .. +10 Volt DC
- alle analogen Eingänge optional für -10 .. +10 Volt DC
- alle analogen Eingänge über DIP-Schalter einzeln auf 0 .. 25 mA umschaltbar
- 4 nicht galvanisch getrennte analoge Ausgänge für 0 .. +10 Volt DC / ± 25 mA
- on board DC/DC-Wandler zur Erzeugung der analogen Versorgungsspannung aus 24 Volt DC
- 8 einzeln galvanisch getrennte schnelle digitale Eingänge für 24 Volt DC
- alle digitalen Eingänge sind optional für Zähler/Decoder Funktionen verwendbar
- 4 gemeinsam galvanisch getrennte schnelle digitale Ausgänge für 24 Volt DC / $\pm 0,7$ A
- alle digitalen Ausgänge sind optional für Frequenz/Pulserzeugung verwendbar
- alle digitalen Ausgänge einzeln als bipolare oder reine Source-Treiber konfigurierbar
- alle digitale Ausgänge geeignet zur Ansteuerung von DC-Motoren
- PAL für optional ladbare anwendungsspezifische Verknüpfungen
- minimale Selbsttest- und Überwachungsfunktion
- Adresseinstellung über DIP-Switch
- Interrupteinstellung über Software konfigurierbar

Achtung:

Wir behalten uns Änderungen zur Verbesserung unserer Produkte ausdrücklich vor. Dies trifft vor allem auf Maskenänderungen der verwendeten Controller zu, welche ohne Vorankündigung in die Serienprodukte einfließen können.

3.

Inbetriebnahme

Zur Inbetriebnahme und zur Simulation dieser Baugruppe ist ein I/O-Tester erhältlich. Er zeigt die Ein- und Ausgangszustände mittels LED's an, und erlaubt das manuelle Setzen der Eingänge mittels DIP-Switch. Siehe Zubehör.

Vorsicht:

Diese Baugruppen enthalten Bauelemente, welche auf statische Entladungen empfindlich sind. Um eine Beschädigung der Baugruppen zu vermeiden, sind die entsprechenden Vorschriften zur Verpackung und Handhabung unbedingt zu beachten.

Der Einbau der Baugruppen in Geräte hat unter Berücksichtigung sämtlicher in den Destinationländern anwendbarer Normen und Vorschriften zu erfolgen. Entsprechende Massnahmen zur Erfüllung solcher Anforderungen (z. B. betreffend EMV, EMB, usw.) sind durch den Hersteller dieser Geräte zu treffen.

Achtung:

Diese Baugruppen werden unter Verwendung von hochintegrierter SMD Technologie gefertigt. Eine mechanische Belastung der Bauelemente ist in keinem Falle zulässig.

4. Funktionsbeschreibung

4.1 Analoge Eingänge

Der PC/104 Adapter Analog-I/O enthält 8 nicht galvanisch getrennte analoge Spannungseingänge AE0 bis AE7 für 0 .. +10 Volt. Alle analogen Eingänge können über einen 8-pol. DIP-Schalter einzeln auf Stromeingänge für 0 .. +25 mA umgeschaltet werden. Optional sind die analogen Spannungseingänge für -10 .. +10 Volt verfügbar. Zwei zusätzliche Eingänge (TEST0, TEST1) sind fest mit der Referenzspannung und dem AA3 verbunden. Die Auswertung dieser Eingänge erlaubt eine minimale Selbsttest- und Überwachungsfunktion.

Die Speisung der analogen Ein- und Ausgangsstufen erfolgt ab einer analogen Versorgungsspannung. Diese wird über einen galvanisch getrennten DC/DC-Wandler aus der separaten +24VS Speisespannung erzeugt. Die analogen Eingänge werden vom PAL über einen seriellen AD-Wandler zyklisch eingelesen.

Spezifikation:

Analoge Spannungseingänge	min.	typ.	max.	Bemerkung
Eingangsspannung	0 V		+10 V	Art.-Nr. 10297
Eingangsspannung	-10 V		+10 V	Art.-Nr. 10530
Eingangswiderstand		120 k Ω		
Auflösung		12-Bit		
Abtastzeit		180 μ s		über alle 10 Kanäle
Grenzfrequenz				-3 dB Abschwächung

Analoge Stromeingänge	min.	typ.	max.	Bemerkung
Eingangsstrom	0 mA		25 mA	0 .. +2,5 V
Eingangswiderstand		100 Ω		
Auflösung		12-Bit		
Abtastzeit		180 μ s		über alle 10 Kanäle
Grenzfrequenz				-3 dB Abschwächung

4.2 Analoge Ausgänge

Der PC/104 Adapter Analog-I/O enthält 4 nicht galvanisch getrennte analoge Spannungsausgänge AA0 bis AA3 für 0 .. +10 Volt / \pm 25 mA. Der Ausgang AA3 ist auf den zusätzlichen Eingang TEST1 zurückgeführt. Die Auswertung dieses Einganges erlaubt eine minimale Selbsttest- und Überwachungsfunktion.

Die Speisung der analogen Ein- und Ausgangsstufen erfolgt ab einer analogen Versorgungsspannung. Diese wird über einen galvanisch getrennten DC/DC-Wandler aus der separaten +24VS Speisespannung erzeugt. Die analogen Ausgänge werden vom PAL über einen seriellen DA-Wandler zyklisch gesetzt.

Spezifikation:

Analoge Ausgänge	min.	typ.	max.	Bemerkung
Ausgangsspannung	0 V		+10 V	
Ausgangsstrom			\pm 25 mA	
Auflösung		12-Bit		
Zykluszeit		50 μ s		über alle 4 Kanäle
Grenzfrequenz				-3 dB Abschwächung

4.3 Digitale Eingänge

Der PC/104 Adapter Analog-I/O enthält 8 schnelle digitale Eingänge DE0 bis DE7 für +24 Volt. Die digitalen Eingänge sind einzeln galvanisch getrennt und werden vom PAL zyklisch eingelesen. Durch das PAL kann ein Interrupt auf dem PC/104 Bus ausgelöst werden. Optional sind im PAL Funktionen wie Zähler oder Decoder realisierbar. Optional sind anwendungsspezifische Verknüpfungen zwischen analogen und digitalen Ein- und Ausgängen ins PAL ladbar.

Spezifikation:

Digitale Eingänge	min.	typ.	max.	Bemerkung
Eingangsspannung Pegel High	13 V	24 V	30,2 V	DIN 19240
Eingangsstrom Pegel High	4 mA	8 mA	12 mA	
Eingangsspannung Pegel Low	-3 V	0 V	5 V	
Eingangsstrom Pegel Low		0 mA	2 mA	
Einschaltverzögerung Hardware		1 µs		Stecker zu PAL
Ausschaltverzögerung HW		5 µs		Stecker zu PAL
Grenzfrequenz Hardware		50 kHz		Stecker zu PAL
Isolationsspannung		500 V		gegenüber Logik

4.4 Digitale Ausgänge

Der PC/104 Adapter Analog-I/O enthält 4 schnelle digitale Ausgänge DA0 bis DA3 für +24 Volt / ±0,7 A. Die digitalen Ausgänge sind gemeinsam galvanisch getrennt und werden vom PAL angesteuert. Sie sind einzeln als bipolare oder reine Source-Treiber konfigurierbar. Optional sind im PAL Funktionen wie Frequenz- oder Pulserzeugung realisierbar. Damit eignen sich diese Ausgänge auch zur Ansteuerung von DC-Motoren. Optional sind anwendungsspezifische Verknüpfungen zwischen analogen und digitalen Ein- und Ausgängen ins PAL ladbar.

Spezifikation:

Digitale Ausgänge	min.	typ.	max.	Bemerkung
Nennspannung	13 V	24 V	30,2 V	UD = +24 V
Nennstrom	0,7 A	1,1 A	1,9 A	
Ausgangsspannung Pegel High	23,0 V	23,5 V		24 V / 0,7 A
Ausgangsspannung Pegel Low		0 V	1 V	0,7 A
Einschaltverzögerung Hardware		10 µs		PAL zu Stecker
Ausschaltverzögerung HW		50 µs		PAL zu Stecker
Grenzfrequenz HW		10 kHz		PAL zu Stecker
Isolationsspannung		500 V		gegenüber Logik

4.5 PAL Funktionen

Anwendungsspezifische Funktionen wie Zähler- oder Decodereingänge, Frequenz- oder Pulsausgänge sowie beliebige lokale Verknüpfungen zwischen analogen und digitalen Ein- und Ausgängen können optional ins PAL geladen werden. Dazu ist gegebenenfalls ein grösseres PAL erforderlich.

5. Konfiguration

5.1 DIP-Schalter

5.1.1 DIP-Switch S1 (Basis-Adresse)

Schalter	Funktion	Bemerkung
S1.1	Basis-Adresse SA5	on = low
S1.2	Basis-Adresse SA6	on = low
S1.3	Basis-Adresse SA7	on = low
S1.4	Basis-Adresse SA8	on = low
S1.5	Basis-Adresse SA9	on = low
S1.6		nc

Standard:

S1.1 bis S1.5 = on ergibt Basis-Adresse 0x000

5.1.2 DIP-Schalter S2 (Stromeingänge)

Schalter	Funktion	Bemerkung
S2.1	analog Eingang AE0	on = Stromeingang
S2.2	analog Eingang AE1	on = Stromeingang
S2.3	analog Eingang AE2	on = Stromeingang
S2.4	analog Eingang AE3	on = Stromeingang
S2.5	analog Eingang AE4	on = Stromeingang
S2.6	analog Eingang AE5	on = Stromeingang
S2.7	analog Eingang AE6	on = Stromeingang
S2.8	analog Eingang AE7	on = Stromeingang

Standard:

S2.1 bis S2.8 = off ergibt alle Eingänge auf Spannungseingang

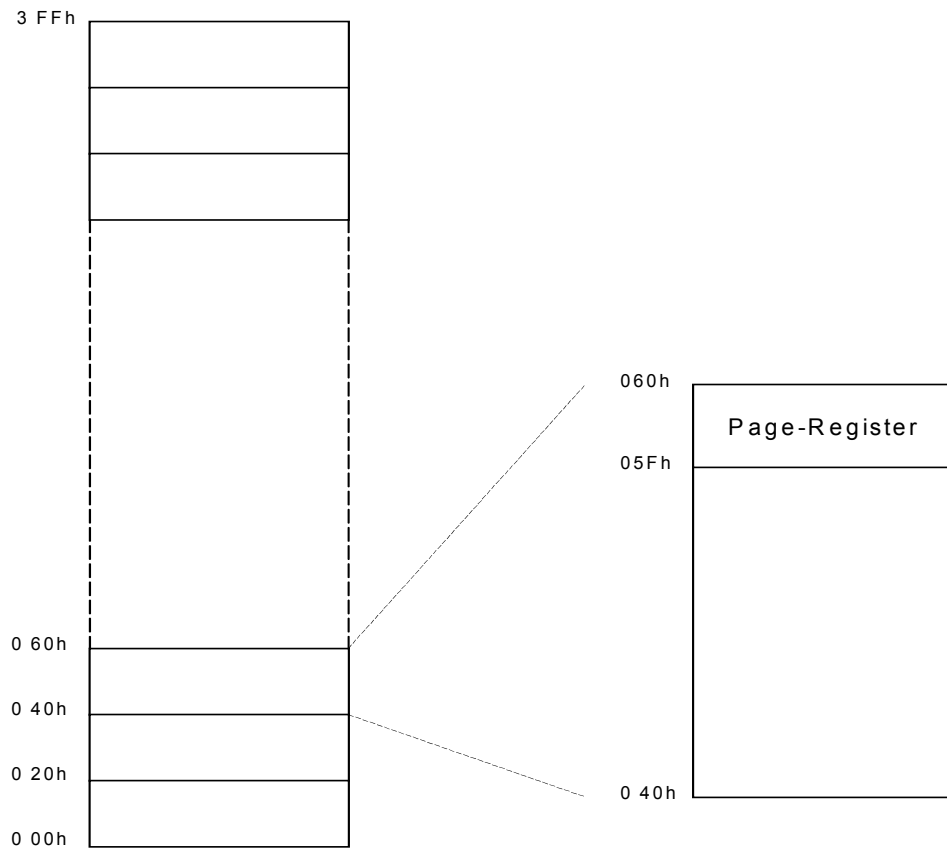
5.2 I/O-Mapping

Am PC/104 Adapter Analog-I/O kann über den DIL-Schalter S1 die Basisadresse im I/O-Bereich eingestellt werden, unter welcher dieser I/O-Adapter angesprochen werden kann. Beim Einstellen dieser Adresse ist unbedingt darauf zu achten, dass keine Doppelbelegung einer I/O-Adresse durch einen anderen I/O-Adapter auftreten darf! Es können maximal 64 I/O-Adapter an den PC/104-Bus angeschlossen werden.

SA9	SA8	SA7	SA6	SA5	SA4	SA3	SA2	SA1	SA0
Basis Adresse gemäss DIL-Schalter S1					Modul-Adresse				

Um im I/O-Bereich noch mehr Register als die 32 Byte ansprechen zu können, ist das Register 0x1F als Page-Register definiert. Über dieses Register können bis zu 256 Pages à 31 Bytes angesprochen werden.

I/O-Bereich:



Verwendete Pages:

Page 0	Grundfunktionen
Page 255	Servicefunktionen

Reservierte Pages:

Page 0- 63 und Page 192 - 255 sind reserviert und dürfen nicht verwendet werden. Die dazwischenliegenden Pages dürfen für kundenspezifische Funktionen verwendet werden. Durch diese Struktur wird gewährleistet, dass kundenspezifische Funktionen, nachdem Mikrap die Standard/-Servicefunktionen erweitert hat, wieder einfach in das Design eingebunden werden können.

5.3 Registeraufteilung Page 0 (Grundfunktionen)

5.3.1 Analog Register:

Auf die analog Register kann nur 16-Bit weise zugegriffen werden

Offset Adresse	Write	Read
0x00	AA0	AE0
0x02	AA1	AE1
0x04	AA2	AE2
0x06	AA3	AE3
0x08		AE4
0x0a		AE5
0x0c		AE6
0x0e		AE7
0x10		TEST0
0x12		TEST1

Beispiel:

0x000 entspricht dem oberen Endwert, 0xFFF dem unteren

5.3.2 Digital Register

Offset	Bezeichnung	Bits [MSB..LSB]								Zugriff	
0x14	Digital OUT						DA3	DA2	DA1	DA0	Write
	Digital IN	DE7	DE6	DE5	DE4	DE3	DE2	DE1	DE0	Read	
0x15	Digital Bipolar						DA3	DA2	DA1	DA0	Write
	Fail IN								Fail[3..2]	Fail[1..0]	Read
0x16	Int Reset										Write
	Int Status	DE7	DE6	DE5	DE4	DE3	DE2	DE1	DE0	Read	

Digital Bipolar:

Per Default sind die digitalen Ausgänge als reine Source-Treiber konfiguriert. Durch setzen der entsprechenden Bits im Digital Bipolar Register können sie einzeln auch als bipolare Ausgänge konfiguriert werden.

Int Reset:

Durch Schreiben in das Interrupt Reset-Register (Wert egal), wird der Interrupt Status zurückgesetzt.

5.3.3 Interrupt Register

Auf die Interrupt Register kann nur 16-Bit weise zugegriffen werden

Offset	Bezeichnung	Bits [MSB..LSB]												Zugriff
0x18	IntEnable													Write
			IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	
0x1a	IntPushPull													Write
			IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	

IntPushPull:

Der PC104 Standard lässt Interrupt-Sharing zu. Durch setzen des Bits im IntPushPull Register kann diese Funktion ausgeschaltet werden.

5.4 Registeraufteilung Page 255 (Servicefunktionen)

Die Service-Page dient dazu, die Mikrap Software Nummer auszulesen, sowie den Programmierbaustein EPC2, der mittels JTAG-Interface am Flex angeschlossen ist, zu programmieren.

5.4.1 Registeraufteilung pro 4GPIO zur Programmierung des EPC2

Offset	Bezeichnung	Beschreibung	Zugriff
0x00	GPLR	GPIO pin-level register: Lesen der GPIO-Pin's	Read
0x01	GPDR	GPIO pin direction register: 1 = Output, 0 = Input	Write
0x02	GPSR	GPIO pin output set register: 1 = Output high, 0 = keine Aenderung	Write
0x03	GPCR	GPIO pin output clear register: 1 = Output low, 0 = keine Aenderung	Write

Pro Register können 4 GPIO bitweise angesprochen werden:

MSB							LSB
				GPIO3	GPIO2	GPIO1	GPIO0

Funktionen der GPIO's:

GPIO0	IN	JTAGTDO
GPIO1	IN/OUT	JTAGTCK
GPIO2	IN/OUT	JTAGTMS
GPIO3	IN/OUT	JTAGTDI

5.4.2 Registeraufteilung Softwareidentifikation

Offset	MSB							LSB	Zugriff
0x08	N2	N1	N0	B4	B3	B2	B1	B0	Read
0x09	N[10..3]								Read
0x0A	N[18..11]								Read

N[18..0] = Software Nummer inkl. Nr.Index

B[4..0] = Buchstaben Index (A=1, B=2, C=3, D=..)

6. Schnittstellenbeschreibung

6.1 Steckerbelegung

Das Modul ist für folgende Steckverbinder vorbereitet:

X1: 64-polige Buchsen/Stiftleiste für PC/104 Bus

X2: 40-polige Buchsen/Stiftleiste für PC/104 Bus

X3: 25-poliger D-SUB Stecker für Analoge I/O's

X4: 25-poliger D-SUB Stecker für Digitale I/O's

Siehe auch Bestückungsplan im Anhang.

6.1.1 Stecker X1+X2 (PC/104)

Pin	X1/A	X1/B	X2/C	X2/D	Pin	X1/A	X1/B	X2/C	X2/D
0			0V	0V					
1	--	0V	-SBHE	-MEMCS16	17	SA14	(-DACK1)	SD14	--
2	SD7	RESETDRV	LA23	-IOCS16	18	SA13	(DRQ1)	SD15	0V
3	SD6	+5V	LA22	IRQ10	19	SA12	-REFRESH	(KEY)	0V
4	SD5	IRQ9	LA21	IRQ11	20	SA11	SYSCLK		
5	SD4	--	LA20	IRQ12	21	SA10	IRQ7		
6	SD3	--	LA19	IRQ15	22	SA9	IRQ6		
7	SD2	--	LA18	IRQ14	23	SA8	IRQ5		
8	SD1	--	LA17	-DACK0	24	SA7	IRQ4		
9	SD0	+12V	-MEMR	DRQ0	25	SA6	IRQ3		
10	IOCHRDY	(KEY)	.MEMW	--	26	SA5	--		
11	AEN	-SMEMW	SD8	--	27	SA4	TC		
12	SA19	-SMEMR	SD9	--	28	SA3	BALE		
13	SA18	-IOW	SD10	--	29	SA2	+ 5V		
14	SA17	-IOR	SD11	--	30	SA1	OSC		
15	SA16	--	SD12	--	31	SA0	0V		
16	SA15	--	SD13	+ 5V	32	0V	0V		

6.1.2 Stecker X3 (Analoge I/O's)

Pin	Signal	Pin	Signal
1	AGND	14	AGND
2	AGND	15	AGND
3	Output AA0	16	Input AE0
4	Output AA1	17	Input AE1
5	Output AA2	18	Input AE2
6	Output AA3	19	Input AE3
7	not connected	20	Input AE4
8	not connected	21	Input AE5
9	not connected	22	Input AE6
10	not connected	23	Input AE7
11	not connected	24	0VS
12	+24VS	25	0VS
13	+24VS		

6.1.3 Stecker X4 (Digitale I/O's)

Pin	Signal	Pin	Signal
1	+24V	14	0V
2	+24V	15	0V
3	Output DA0	16	Input DE0
4	Output DA1	17	Input DE1
5	Output DA2	18	Input DE2
6	Output DA3	19	Input DE3
7	not connected	20	Input DE4
8	not connected	21	Input DE5
9	not connected	22	Input DE6
10	not connected	23	Input DE7
11	not connected	24	0V
12	+24V	25	0V
13	+24V		

7. **Anhang**

7.1 **Literaturverzeichnis**

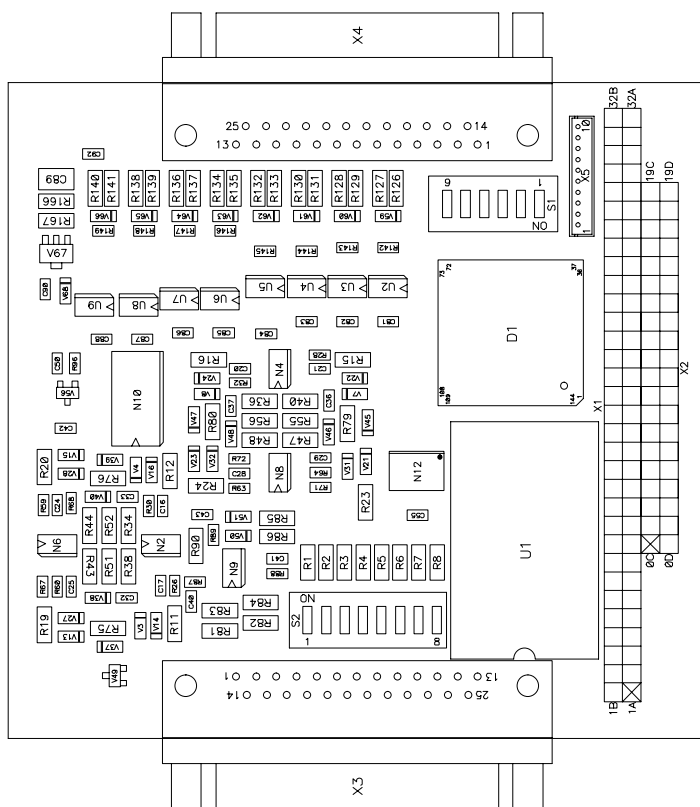
Bezugsquellen der wichtigsten Datenbücher:

PC/104 Standard:

Quelle: PC/104 Consortium
990 Almanor Avenue
Sunnyvale, CA 94086
Telefax +1 415 967 0995

PC-Card Standard:

Quelle: PCMCIA European Chapter
Avenue Marcel Thiry 204
B-1200 Brussels
Telefon +32 2 774 96 20, Telefax +32 2 774 96 90



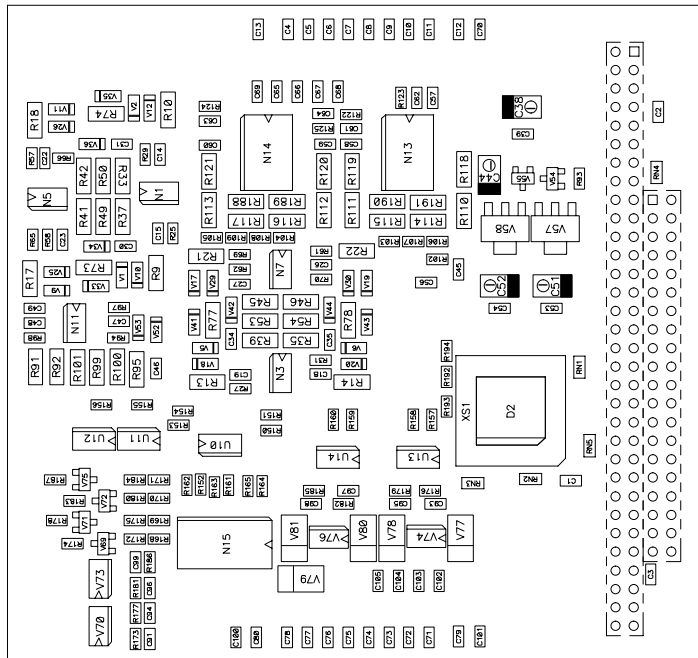
MASSTAB 1.5:1
 GEZEICHNET:
 20.5.1999/OK
 GEANDERT:
 GEPRUEFT:

PC-I/O Analog
 Bestueckungsplan
 102970A
 TOP

MIKRAP AG CH-8840 EINSIEDELN

Minderbestueckung moeglich





MASSTAB 1:5:1
 GEZEICHNET:
 20.5.1999/OK
 GEANDERT:
 GEPRUEFT:

102970A
 BOTTOM

PC-I/O Analog
 Bestueckungsplan

MIKRAP AG CH-8840 EINSIEDELN

Minderbestueckung moeglich

Mikrap AG für Mikroelektronik-Applikation

Postfach 264
Langrütistrasse 33
CH-8840 Einsiedeln
Schweiz

Tel: +41 (0)55 418 44 44
Fax: +41 (0)55 418 44 33
E-mail: info@mikrap.ch
Internet: www.mikrap.com